

***Приложение 3.1.1 к ОПОП по специальности
09.02.01 Компьютерные системы и комплексы***

Министерство науки и высшего образования Российской Федерации
Федеральное государственное бюджетное образовательное учреждение
высшего образования
«Магнитогорский государственный технический университет
им. Г.И. Носова»
Многопрофильный колледж

**МЕТОДИЧЕСКИЕ УКАЗАНИЯ ДЛЯ
ПРАКТИЧЕСКИХ И ЛАБОРАТОРНЫХ ЗАНЯТИЙ
по ПМ.01 ПРОЕКТИРОВАНИЕ ЦИФРОВЫХ СИСТЕМ
МДК.01.01 Цифровая схемотехника
для обучающихся специальности
09.02.01. «Компьютерные системы и комплексы»**

Магнитогорск, 2024

ОДОБРЕНО

Предметно-цикловой комиссией
«Информатика и вычислительная
техника»
Председатель Т.Б. Ремез
Протокол № 5 от «31» января 2024 г.

Методической комиссией МпК
Протокол № 3 от «21» февраля 2024 г.

Разработчик:

преподаватель отделения №2 "Информационных технологий и транспорта" Т. Б. Ремез
Многопрофильного колледжа ФГБОУ ВО «МГТУ им. Г.И. Носова»

Методические указания по выполнению практических и лабораторных работ разработаны на основе рабочей программы профессионального модуля 01 «Проектирование цифровых систем» МДК.01.01 «Цифровая схемотехника».

Содержание практических и лабораторных работ ориентировано на подготовку обучающихся к освоению вида деятельности ВД 1 «Проектирование цифровых систем» программы подготовки специалистов среднего звена по специальности 09.02.01. Компьютерные системы и комплексы и овладению профессиональными компетенциями.

СОДЕРЖАНИЕ

1 ВВЕДЕНИЕ	4
2 МЕТОДИЧЕСКИЕ УКАЗАНИЯ	5
Практическое занятие 1	5
Практическое занятие 2	6
Практическое занятие 3	11
Практическое занятие 4	12
Практическое занятие 5	14
Практическое занятие 6	15
Практическое занятие 7	16
Практическое занятие 8	18
Практическое занятие 9	20
Практическое занятие 10	22
Практическое занятие 11	24
Практическое занятие 12	26
Практическое занятие 13	34
Лабораторное занятие 1	40
Лабораторное занятие 2	44
Лабораторное занятие 3	47
Лабораторное занятие 4	50
Лабораторное занятие 5	55
Лабораторное занятие 6	59
Лабораторное занятие 7	62
Лабораторное занятие 8	67
Лабораторное занятие 9	70
Лабораторное занятие 10	73

1 ВВЕДЕНИЕ

Важную часть теоретической и профессиональной практической подготовки студентов составляют практические и лабораторные занятия.

Состав и содержание практических и лабораторных работ направлены на реализацию действующего федерального государственного образовательного стандарта среднего профессионального образования.

Ведущей дидактической целью практических занятий является формирование практических умений - профессиональных (умений выполнять определенные действия, операции, необходимые в последующем в профессиональной деятельности), необходимых в последующей учебной деятельности по профессиональным модулям.

Ведущей дидактической целью лабораторных работ является экспериментальное подтверждение и проверка существенных теоретических положений (законов, зависимостей). В соответствии с рабочей программой ПМ.01. «Проектирование цифровых систем», МДК.01.01 «Цифровая схемотехника» предусмотрено проведение практических и лабораторных занятий.

В результате их выполнения, обучающийся должен:

уметь:

- выполнять анализ и синтез схем цифровых устройств;
- проводить исследования работы цифровых устройств и проверку их на работоспособность;
- разрабатывать схемы цифровых устройств на основе интегральных схем разной степени интеграции;

Содержание практических и лабораторных занятий ориентировано на подготовку обучающихся к освоению профессионального модуля программы подготовки специалистов среднего звена по специальности и овладению **профессиональными компетенциями:**

ПК 1.1. Анализировать требования технического задания на проектирование цифровых систем.

ПК 1.2. Разрабатывать схемы электронных устройств на основе интегральных схем разной степени интеграции в соответствии с техническим заданием.

ПК 1.4. Выполнять прототипирование цифровых систем, в том числе - с применением виртуальных средств.

А также формированию общих компетенций:

ОК 01. Выбирать способы решения задач профессиональной деятельности применительно к различным контекстам;

ОК 02. Использовать современные средства поиска, анализа и интерпретации информации, и информационные технологии для выполнения задач профессиональной деятельности;

ОК 04 Эффективно взаимодействовать и работать в коллективе и команде.

ОК 05 Осуществлять устную и письменную коммуникацию на государственном языке Российской Федерации с учетом особенностей социального и культурного контекста;

ОК 06 Проявлять гражданско-патриотическую позицию, демонстрировать осознанное поведение на основе традиционных российских духовно-нравственных ценностей, в том числе с учетом гармонизации межнациональных и межрелигиозных отношений, применять стандарты антикоррупционного поведения;

ОК 07 Содействовать сохранению окружающей среды, ресурсосбережению, применять знания об изменении климата, принципы бережливого производства, эффективно действовать в чрезвычайных ситуациях;

ОК 08 Использовать средства физической культуры для сохранения и укрепления здоровья в процессе профессиональной деятельности и поддержания необходимого уровня физической подготовленности;

ОК 09 Пользоваться профессиональной документацией на государственном и иностранном языках.

Выполнение обучающимися практических и лабораторных работ по ПМ.01 «Проектирование цифровых систем», МДК.01.01 «Цифровая схемотехника» направлено на:

- обобщение, систематизацию, углубление, закрепление, развитие и детализацию полученных теоретических знаний по конкретным темам междисциплинарных курсов;
- формирование умений применять полученные знания на практике, реализацию единства интеллектуальной и практической деятельности;
- формирование и развитие умений: наблюдать, сравнивать, сопоставлять, анализировать, делать выводы и обобщения, самостоятельно вести исследования, пользоваться различными приемами измерений, оформлять результаты в виде таблиц, схем, графиков;
- приобретение навыков работы с различными приборами, аппаратурой, установками и другими техническими средствами для проведения опытов;
- развитие интеллектуальных умений у будущих специалистов: аналитических, проектировочных, конструктивных и др.;
- выработку при решении поставленных задач профессионально значимых качеств, таких как самостоятельность, ответственность, точность, творческая инициатива.

Практические и лабораторные занятия проводятся после соответствующей темы, которая обеспечивает наличие знаний, необходимых для ее выполнения.

2 МЕТОДИЧЕСКИЕ УКАЗАНИЯ

Тема 1.1. Арифметические и логические основы цифровой техники

Практическое занятие № 1 Системы счисления

Цель: закрепить знания об основных системах счисления, используемых в цифровой технике.

Выполнив работу, Вы будете:

уметь:

- выполнять анализ и синтез схем цифровых устройств.

Выполнение практической работы способствует формированию:

ОК 01. Выбирать способы решения задач профессиональной деятельности применительно к различным контекстам;

ОК 05 Осуществлять устную и письменную коммуникацию на государственном языке Российской Федерации с учетом особенностей социального и культурного контекста;

ОК 09 Пользоваться профессиональной документацией на государственном и иностранном языках.

ПК 1.1. Анализировать требования технического задания на проектирование цифровых систем.

Материальное обеспечение: для проведения практической работы наличие специальных материалов и оборудования не требуется.

Задание 1. Данные для выполнения задания приведены в таблице 1 (по вариантам).

- 1) определите количество разрядов числа;
- 2) запишите алфавит данной системы счисления;
- 3) запишите число в виде полинома. В общем виде

$$x = a_n \times p^n + a_{n-1} \times p^{n-1} + a_{n-2} \times p^{n-2} + \dots + a_1 \times p^1 + a_0 \times p^0$$

Таблица 1 – Исходные данные

Вариант	Число	Вариант	Число	Вариант	Число
1	2564852 ₁₀	11	2612264 ₈	21	54896213 ₁₀
2	362570 ₈	12	B14B4 ₁₆	22	321323125 ₈
3	1101011 ₂	13	4589723 ₁₀	23	345A655 ₁₆
4	3B9C781E ₁₆	14	21404233 ₈	24	1100101 ₂
5	25978631 ₁₀	15	46089B ₁₆	25	789562 ₁₀
6	1110011 ₂	16	1001101 ₂	26	232150 ₈
7	1456987 ₁₀	17	3658921 ₁₀	27	13468 ₁₆
8	5435533 ₈	18	15752251 ₈	28	110110 ₂
9	163B5B ₁₆	19	37D4A9 ₁₆	29	4523698 ₁₀
10	726196 ₁₀	20	110011 ₂	30	4506B2 ₁₆

Задание 2. Переведите число из двоичной системы счисления в десятичную систему счисления. Полученное десятичное число переведите в восьмеричную и шестнадцатеричную систему счисления. Данные для выполнения задания приведены в таблице 2 (по вариантам).

Таблица 2 - Исходные данные

Вариант	Число	Вариант	Число	Вариант	Число
1	1101100	11	1011010000	21	111001010
2	111100000	12	1100100001	22	110000010
3	110001011	13	1110010000	23	11100110

4	100001001	14	11000001	24	110100100
5	1001011000	15	110010100	25	1011110010
6	1110011	16	100001101	26	100100010
7	100100111	17	11011010	27	1000101011
8	101000001	18	101101110	28	11000011
9	1010001110	19	10001010	29	110000110
10	111000000	20	11001000	30	101000011

Форма представления результата:

Отчет по работе должен содержать:

- 1) наименование работы и цель работы;
- 2) результаты работы;
- 3) выводы по работе.

Критерии оценки:

Оценка «отлично» ставится, если задание выполнено верно.

Оценка «хорошо» ставится, если ход выполнения задания верный, но была допущена одна или две ошибки, приведшие к неправильному ответу.

Оценка «удовлетворительно» ставится, если в работе не получен ответ и приведено неполное выполнение задания, но ход выполнения задания верный

Оценка «неудовлетворительно» ставится, если задание не выполнено или если приведен правильный ответ, но решение отсутствует.

Практическое занятие № 2 Анализ и синтез цифровых логических схем

Цель: закрепить знания об основных логических функциях, научиться строить логические схемы по логическим выражениям, выполнять анализ и синтез схем цифровых устройств;.

Выполнив работу, Вы будете:

уметь:

- выполнять анализ и синтез схем цифровых устройств;
- разрабатывать схемы цифровых устройств на основе интегральных схем разной степени интеграции.

Выполнение практической работы способствует формированию:

ОК 01. Выбирать способы решения задач профессиональной деятельности применительно к различным контекстам;

ОК 05 Осуществлять устную и письменную коммуникацию на государственном языке Российской Федерации с учетом особенностей социального и культурного контекста;

ОК 09 Пользоваться профессиональной документацией на государственном и иностранном языках.

ПК 1.1. Анализировать требования технического задания на проектирование цифровых систем.

Материальное обеспечение: для проведения практической работы наличие специальных материалов и оборудования не требуется.

Краткие теоретические сведения

Анализ комбинационной схемы – это составление полного описания, которое содержит таблицу истинности, логические функции, временные диаграммы.

Пример 1. Выполнить анализ комбинационной схемы (рис. 1): составить логическую функцию, таблицу истинности, временные диаграммы.

Решение:

Заданная схема имеет три входных сигнала X_0 , X_1 , X_2 и три выходных сигнала Y_0 , Y_1 , Y_2 . Запишем для каждого выходного сигнала логическую функцию:

$$Y_0 = X_0 \cdot X_1 \cdot X_2$$

$$Y1 = X0 \vee X1 \vee X2$$

$$Y2 = X0 \oplus X1 \oplus X2$$

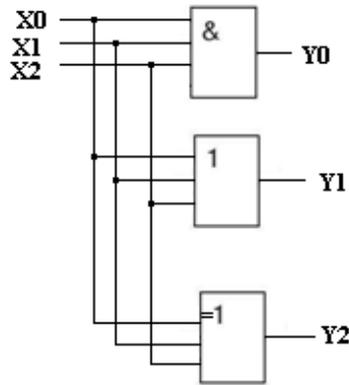


Рисунок SEQ Рисунок * ARABIC 1 - Комбинационная схема

Таблица истинности (табл. 3) содержит значения выходных сигналов (аргументов), соответствующие различным комбинациям входных сигналов. Схема имеет три входа (X_0 , X_1 , X_2), для которых существует $2^3=8$ вариантов набора. Таблица составлена в соответствии с логикой работы элементов.

Таблица 3 - Таблица истинности

№	Аргументы			Функции		
	X_0	X_1	X_2	Y_0	Y_1	Y_2
0	0	0	0	0	0	0
1	0	0	1	0	1	1
2	0	1	0	0	1	1
3	0	1	1	0	1	0
4	1	0	0	0	1	1
5	1	0	1	0	1	0
6	1	1	0	0	1	0
7	1	1	1	1	1	1

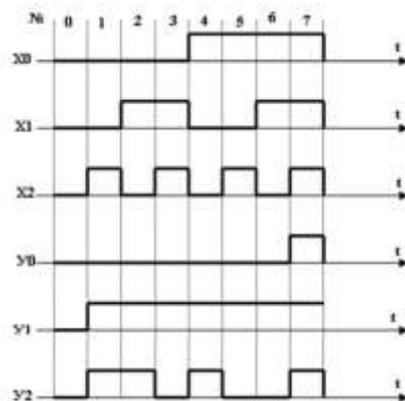


Рисунок 2 - Временные диаграммы, поясняющие работу схемы

Пример 2. Выполнить анализ комбинационной схемы (рис.3): составить логическую функцию, таблицу истинности, временные диаграммы.

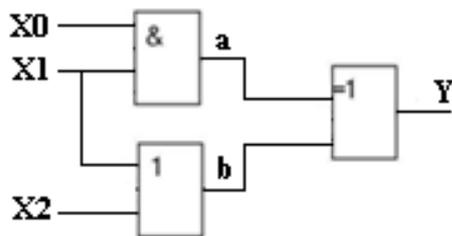


Рисунок 3 – Комбинационная схема

Решение:

Дополнительно обозначим внутренние узлы схемы *a* и *b* и добавим для этих узлов столбцы в таблице истинности (табл. 4). Сигнал *a* формируется логическим элементом И, на входы которого поданы сигналы X0 и X1. Сигнал *b* формируется элементом ИЛИ, на входы которого поступают сигналы X1 и X2. Сигналы *a* и *b* позволяют определить выходной сигнал *Y* по правилам логического элемента «Искл. ИЛИ». Временные диаграммы приведены на рисунке 4.

Таблица 4 - Таблица истинности

№	Аргументы			Функции		
	X0	X1	X2	a	b	Y
0	0	0	0	0	0	0
1	0	0	1	0	1	1
2	0	1	0	0	1	1
3	0	1	1	0	1	1
4	1	0	0	0	0	0
5	1	0	1	0	1	1
6	1	1	0	1	1	0
7	1	1	1	1	1	0

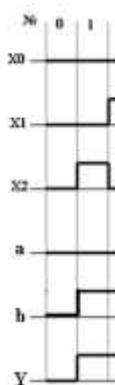


Рисунок 4 - Временные диаграммы

Составление логической функции по заданной схеме. Сначала записываем уравнения для вспомогательных сигналов *a* и *b*, а затем для выходного сигнала *Y*.

$$a = X0 \cdot X1$$

$$b = X1 \vee X2$$

$$Y = a \oplus b = (X0 \cdot X1) \oplus (X1 \vee X2)$$

Синтез комбинационных схем – это проектирование и разработка устройства по определенным правилам.

Пример 3. Выполнить синтез комбинационной схемы, заданной логической функцией; составить таблицу истинности, временную диаграмму. Логическая функция

$$Y = (a \cdot \underline{b}) \vee (b \cdot \underline{a})$$

Решение:

Для построения логической схемы, реализующей логическую функцию, необходимо логические элементы, предназначенные для выполнения логических операций располагать, начиная от входа в порядке, указанном в выражении (рис.5).

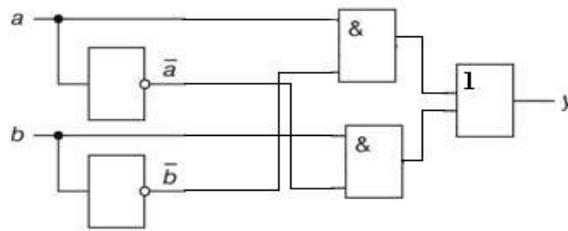


Рисунок 5 – Логическая схема

Логическое уравнение содержит два аргумента a и b и их инверсии \bar{a} , \bar{b} . На входы логических элементов И подаются a , \bar{b} и \bar{a} , b соответственно. Результаты логического умножения подаются на вход логического сложения (функция ИЛИ).

Таблица истинности содержит четыре комбинации входных аргументов (табл. 5). Временные диаграммы приведены на рисунке 6.

Таблица 5 - Таблица истинности

a	b	\bar{a}	\bar{b}	$a \cdot \bar{b}$	$\bar{a} \cdot b$	Y
0	0	1	1	0	0	0
0	1	1	0	0	1	1
1	0	0	1	1	0	1
1	1	0	0	0	0	0

Пример 4. Построить структуру логического устройства, реализующего логическую функцию $y = (a + b + c)(a + b + \bar{c})(\bar{a} + b + c)(\bar{a} + \bar{b} + c)$

Рисунок 6 - Временные диаграммы

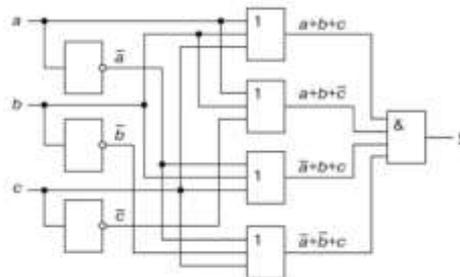


Рисунок 7 – Схема логического устройства

Структура логического устройства, реализующего логическую функцию, приведена на рисунке 7.

Практические задания

Задание 1. Выполнить анализ комбинационной схемы: составить логическую функцию, таблицу истинности, временные диаграммы. Данные для выполнения задания приведены в таблице 6 (по вариантам).

Таблица 6 – Исходные данные для выполнения задания 1

Вариант		Вариант	

1, 7, 13, 19		4,10, 16, 22	
2,8, 14,20		5,11,17, 23	
3,9, 15, 21		6,12, 18, 24	

Задание 2. Выполнить анализ комбинационной схемы: составить логическую функцию, таблицу истинности, временные диаграммы. Данные для выполнения задания приведены в таблице 7 (по вариантам).

Таблица 7 – Исходные данные для выполнения задания 2

Вариант		Вариант	
1,7, 13, 19		2,10,16,22	
3,8,14, 20		4,11, 17, 23	
5,9,15, 21		6, 12, 18, 24	

Задание 3. Выполнить синтез комбинационной схемы, заданной логической функцией. Данные для выполнения задания приведены в таблице 8 (по вариантам).
Таблица 8 – Исходные данные для выполнения задания 3

Вариант	Логическая функция
1, 6, 11, 16, 21, 26	$y = (\bar{a}b + \bar{c})(\bar{a} + \bar{b} + c)(a + b + c)$
2, 7, 12, 17, 22, 27	$y = (a + b + \bar{c})(\bar{a} + \bar{b}c)(a + \bar{b} + \bar{c})$
3, 8, 13, 18, 23, 28	$y = (b + a\bar{c})(\bar{a} + bc)(a + \bar{b} + c)$
4, 9, 14, 19, 24, 29	$y = (\bar{a}\bar{b} + \bar{c})(a + \bar{b} + c)(ab + \bar{c})$
5, 10, 15, 20, 25, 30	$y = (a + \bar{b}c)(\bar{a} + b + \bar{c})(ab + c)$

Форма представления результата:

Отчет по работе должен содержать:

- 1) наименование работы и цель работы;
- 2) результаты работы;
- 3) выводы по работе.

Форма представления результата:

Отчет по работе должен содержать:

- 4) наименование работы и цель работы;
- 5) результаты работы;
- 6) выводы по работе.

Критерии оценки:

Оценка «отлично» ставится, если задание выполнено верно.

Оценка «хорошо» ставится, если ход выполнения задания верный, но была допущена одна или две ошибки, приведшие к неправильному результату.

Оценка «удовлетворительно» ставится, если приведено неполное выполнение задания.

Оценка «неудовлетворительно» ставится, если задание не выполнено.

Тема 1.2. Интегральное исполнение базовых цифровых элементов

Практическое занятие № 3

Определение параметров и характеристик интегральных микросхем (ИМС) логических элементов

Цель: закрепить знания о параметрах и характеристиках ИМС, об условно-графических обозначениях, маркировке, типах корпусов ИМС.

Выполнив работу, Вы будете:

уметь:

- выполнять анализ и синтез схем цифровых устройств.

Выполнение практической работы способствует формированию:

ОК 01. Выбирать способы решения задач профессиональной деятельности применительно к различным контекстам;

ОК 05 Осуществлять устную и письменную коммуникацию на государственном языке Российской Федерации с учетом особенностей социального и культурного контекста;

ОК 09 Пользоваться профессиональной документацией на государственном и иностранном языках.

ПК 1.1. Анализировать требования технического задания на проектирование цифровых систем.

Материальное обеспечение: для проведения практической работы требуется наличие специальной литературы, интернет-ресурсы.

Задание: определите параметры и характеристики интегральных микросхем (ИМС) логических элементов. Исходные данные для выполнения заданий приведены в таблице 9 (по вариантам). Для выполнения заданий используйте справочники, интернет-ресурсы или другие информационные источники.

Таблица 9 - Исходные данные

вариант	Маркировка ИМС	вариант	Маркировка ИМС	вариант	Маркировка ИМС	вариант	Маркировка ИМС
1	K176ЛИ1 K155ЛЕ3	8	564ЛС1 КР1531ЛИ1	15	K176ЛИ1 K155ЛЛ1	22	564ЛС1 КР1531ЛА3
2	K176ЛС1 533ЛА1	9	564 ЛП13 133ЛА1	16	K176ЛС1 533ЛА2	23	564 ЛП13 133ЛЕ1
3	K176ЛП12 K555ЛИ6	10	K176ЛИ1 K555ЛИ6	17	K176ЛП12 K555ЛИ4	24	K176ЛИ1 K555ЛИ4
4	564ЛС1 K155ЛЛ1	11	K176ЛС1 533ЛА1	18	564ЛС1 133ЛЛ1	25	K176ЛС1 533ЛА7
5	564 ЛП13 1531ЛА3	12	K176ЛП12 КР1531ЛИ1	19	564 ЛП13 1531ЛА1	26	K176ЛП12 КР1531ЛП5
6	K176ЛИ1 133ЛЕ1	13	564ЛС1 533ЛА1	20	K176ЛИ1 133ЛЕ2	27	564ЛС1 КР531ЛА19
7	K176ЛС1 133ЛА1	14	564 ЛП13 133ЛЕ1	21	K176ЛС1 133ЛА2	28	564 ЛП13 K555ЛП12

Порядок выполнения работы:

- 1) определите функциональное назначение микросхемы;
- 2) зарисуйте условно-графическое обозначение микросхемы с основными выводами;
- 3) определите условное обозначение корпуса по ГОСТ;
- 4) зарисуйте корпус и запишите его характеристики.
- 5) определите параметры микросхем и заполните таблицу 10.

Таблица 10 – Параметры микросхем логических элементов

Маркировка ИМС	Тип логики	Напряжение питания, В	Потребляемая мощность, мВт	Время задержки, нс	Коэффициент разветвления	Максимальная частота входного сигнала, МГц
1 ...						
2 ...						

Форма представления результата:

Отчет по работе должен содержать:

- 1) наименование работы и цель работы;
- 2) результаты работы;
- 3) выводы по работе.

Критерии оценки:

Оценка «отлично» ставится, если задание выполнено верно.

Оценка «хорошо» ставится, если была допущена одна или две ошибки.

Оценка «удовлетворительно» ставится, если приведено неполное выполнение задания.

Оценка «неудовлетворительно» ставится, если задание не выполнено.

Практическое занятие №4

Определение параметров и характеристик ИМС транзисторно-транзисторной логики (ТТЛ), логики комплементарный металл-оксид-полупроводник (КМОП)

Цель: закрепить знания о параметрах и характеристиках ИМС ТТЛ и КМОП, об условно-графических обозначениях, маркировке, типах корпусов ИМС ТТЛ и КМОП.

Выполнив работу, Вы будете:

уметь:

- выполнять анализ и синтез схем цифровых устройств;
- разрабатывать схемы цифровых устройств на основе интегральных схем разной степени интеграции.

Выполнение практической работы способствует формированию:

ОК 01. Выбирать способы решения задач профессиональной деятельности применительно к различным контекстам;

ОК 05 Осуществлять устную и письменную коммуникацию на государственном языке Российской Федерации с учетом особенностей социального и культурного контекста;

ОК 09 Пользоваться профессиональной документацией на государственном и иностранном языках.

ПК 1.1. Анализировать требования технического задания на проектирование цифровых систем.

ПК 1.2. Разрабатывать схемы электронных устройств на основе интегральных схем разной степени интеграции в соответствии с техническим заданием.

Материальное обеспечение: для проведения практической работы требуется наличие специальной литературы, интернет-ресурсы.

Задание: определите параметры и характеристики интегральных микросхем (ИМС). Исходные данные для выполнения заданий приведены в таблице 10 (по вариантам). Для выполнения заданий используйте справочники, интернет-ресурсы или другие информационные источники.

Таблица 10 - Исходные данные

Вариант	Маркировка ИМС	Вариант	Маркировка ИМС	Вариант	Маркировка ИМС	Вариант	Маркировка ИМС
1	K155PE23 564ИМ1	8	K155ИЕ5 564ИД1	15	KP531ИД7 K176ПУ5	22	155ИД4 K176ИЕ4
2	134ИД6 K176ИР4	9	530РТ1 564ТР2	16	K555ИД5 564ИП3	23	K555ИД5 K176ЛС1
3	KP531РУ8 564ТМ3	10	KP531ТВ9 K176ЛС1	17	K155PE23 564ИД4	24	KP531РУ8 564ЛП13
4	533ИД6 K176ИЕ4	11	133ТЛ1 564ТМ3	18	155ИД4 564ИД5	25	533ИД6 K176РУ2А
5	K155РУ7 K176ЛС1	12	155ТМ8 564ЛП13	19	K155РУ 564ИМ1	26	K155РУ7 564ИД1
6	133ИМ3 K176РУ2А	13	530РТ1 564ИЕ11	20	K155PE23 K176ИР4	27	133ИМ3 564ТР2
7	530РТ1 564ЛП13	14	533ИД6 K176ЛИ1	21	134ИД6 564ТМ3	28	530РТ1 564ЛП13

Порядок выполнения работы:

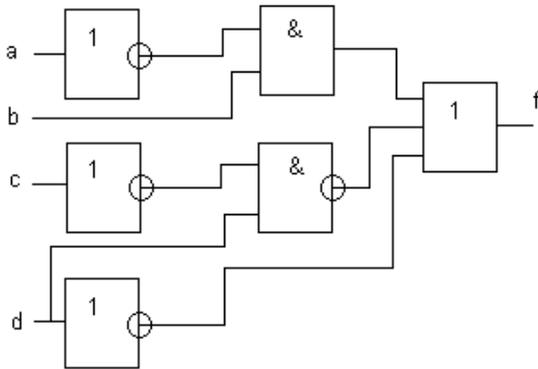
Для каждой ИМС:

- 1) определите функциональное назначение микросхемы;
- 2) зарисуйте условно-графическое обозначение микросхемы с основными выводами;
- 3) определите условное обозначение корпуса по ГОСТ;
- 4) зарисуйте корпус и запишите его характеристики.
- 5) определите параметры микросхем и заполните таблицу 11.

Таблица 11 - Параметры микросхем

Маркировка ИМС	Тип логики	Напряжение питания, В	Потребляемая мощность, мВт	Время задержки, нс	Коэффициент разветвления	Максимальная частота входного сигнала, МГц
1 ...						
2 ...						

- 6) Запишите выражение, соответствующее приведенной логической схеме:



7) Запишите логическое выражение из таблицы истинности (по вариантам):

Входы			Выходы (№ варианта)						
			1,8,15,22	2,9,16,23	3,10,17,24	4,11,18,25	5,12,19,26	6,13,20,27	7,14,21,28
A	B	C	F	F	F	F	F	F	F
0	0	0	1	0	0	1	1	0	1
0	0	1	0	1	0	0	1	1	1
0	1	0	0	0	1	0	0	1	0
0	1	1	1	1	1	1	0	0	1
1	0	0	1	0	0	0	1	1	0
1	0	1	0	0	1	1	0	0	0
1	1	0	1	1	0	0	1	1	0
1	1	1	0	1	1	0	0	0	1

8) Полученное в п.7 логическое выражение реализовать на реальных ИМС логических элементов серий К155, 555: построить 2 варианта схемы и сравнить их между собой по показателям.

Форма представления результата:

Отчет по работе должен содержать:

- 1) наименование работы и цель работы;
- 2) результаты работы;
- 3) выводы по работе.

Критерии оценки:

Оценка «отлично» ставится, если задание выполнено верно.

Оценка «хорошо» ставится, если была допущена одна или две ошибки.

Оценка «удовлетворительно» ставится, если приведено неполное выполнение задания.

Оценка «неудовлетворительно» ставится, если задание не выполнено.

Тема 1.3. Цифровые последовательные устройства (ЦПУ): триггеры

Практическое занятие №5

Определение параметров и характеристик ИМС триггеров

Цель: закрепить знания о параметрах и характеристиках ИМС триггеров, научиться выполнять синтез триггеров.

Выполнив работу, Вы будете:

уметь:

- выполнять анализ и синтез схем цифровых устройств.

Выполнение практической работы способствует формированию:

ОК 01. Выбирать способы решения задач профессиональной деятельности применительно к различным контекстам;

ОК 05 Осуществлять устную и письменную коммуникацию на государственном языке Российской Федерации с учетом особенностей социального и культурного контекста;

ОК 09 Пользоваться профессиональной документацией на государственном и иностранном языках.

ПК 1.1. Анализировать требования технического задания на проектирование цифровых систем.

Материальное обеспечение: для проведения практической работы требуется наличие специальной литературы, интернет-ресурсы.

Задание 1. Исходные данные по вариантам приведены в таблице 12.

- 1) запишите назначение интегральной микросхемы, зарисуйте УГО;
- 2) определите тип корпуса по ГОСТ и зарисуйте корпус ИМС;
- 3) укажите в таблице 13 параметры и характеристики микросхемы триггера.

Таблица 12 - Исходные данные

Вариант	Маркировка ИМС						
1	K155TB1	7	K555TM7	13	564TM3	19	K176TM1
2	564TM3	8	564TM2	14	533TP2	20	133TB1
3	133TB1	9	533TM7	15	564TB1	21	564TM2
4	564TP2	10	564TB1	16	134TB13	22	K555TP2
5	K155TM7	11	K155TM5	17	564TP2	23	564TM3
6	K176TM1	12	K555TP2	18	K155TB1	24	134TB13

Таблица 13 - Параметры микросхем триггеров

Маркировка ИМС	Тип логики	Потребляемая мощность, мВт	Напряжение питания, В	Время задержки, $t_{\text{зад}}$, нс	Коэффициент разветвления, $K_{\text{раз}}$	Максимальная частота входного сигнала, МГц

Форма представления результата:

Отчет по работе должен содержать:

- 1) наименование работы и цель работы;
- 2) результаты работы;
- 3) выводы по работе.

Критерии оценки:

Оценка «отлично» ставится, если задание выполнено верно.

Оценка «хорошо» ставится, если была допущена одна или две ошибки.

Оценка «удовлетворительно» ставится, если приведено неполное выполнение задания.

Оценка «неудовлетворительно» ставится, если задание не выполнено.

Практическое занятие №6 Синтез триггеров различных типов

Цель: научиться выполнять синтез триггеров.

Выполнив работу, Вы будете:

уметь:

- выполнять анализ и синтез схем цифровых устройств;
- разрабатывать схемы цифровых устройств на основе интегральных схем разной степени интеграции.

Выполнение практической работы способствует формированию:

ОК 01. Выбирать способы решения задач профессиональной деятельности применительно к различным контекстам;

ОК 05 Осуществлять устную и письменную коммуникацию на государственном языке Российской Федерации с учетом особенностей социального и культурного контекста;

ОК 09 Пользоваться профессиональной документацией на государственном и иностранном языках.

ПК 1.1. Анализировать требования технического задания на проектирование цифровых систем.

ПК 1.2. Разрабатывать схемы электронных устройств на основе интегральных схем разной степени интеграции в соответствии с техническим заданием.

Материальное обеспечение: для проведения практической работы требуется наличие специальной литературы, интернет-ресурсы.

Краткие теоретические сведения

Принципы работы и особенности синтеза триггеров показаны в примерах 1 и 2.

Пример 1. Составить таблицу состояний для RS -триггера на элементах ИЛИ-НЕ, схема которого приведена на рис. 1.

Решение: При $S = R = 0$ состояние элементов зависит от сигналов на выходах Q и \bar{Q} . Пусть $Q = 0$. Тогда логический элемент Э2 имеет на входах 00 и на выходе $\bar{Q}=1$. Логический элемент Э1 имеет на входах 01 и на выходе $Q=0$, т.е. схема сохраняет предыдущее состояние. При $S = 1$, $R = 0$ на выходе элемента Э2 всегда $\bar{Q}=0$. На входе Э1 оба сигнала 00, на выходе сигнал $Q=1$.

Сигналы $S = 0$, $R = 1$ устанавливают элемент Э1 при любом предшествующем состоянии в состояние $Q=0$, а Э2 – в состояние $\bar{Q}=1$. Если $R = S = 1$, то $Q=\bar{Q}=0$, что недопустимо для триггера. Эти сигналы запрещены (табл. 1, где x – неопределенное состояние).

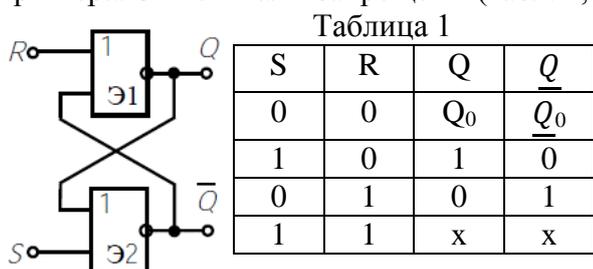


Рис.1

Пример 2. Составить схему Т-триггера на основе D-триггера, срабатывающего по переднему фронту синхроимпульса. Начертить временную диаграмму его работы.

Решение: приходом синхроимпульса D-триггер устанавливается в состояние $Q = D$. Поэтому соединяем его вход D с выходом \bar{Q} . Схема приведена на рис. 2а, а временные диаграммы – на рисунке 2б.

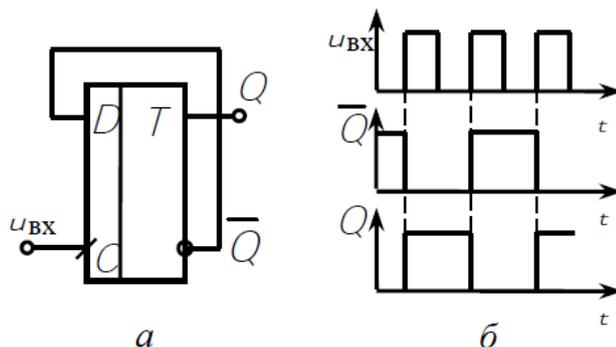


Рис.2

Практические задания:

1. Составить таблицу состояний для RS-триггера на элементах И–НЕ. Начертить условное графическое обозначение такого триггера.
2. Какой сигнал установится на выходах Q и \bar{Q} JK-триггера, если к приходу синхроимпульса: а) J = 1, K = 0; б) K = 1, J = 0; в) K = 1, J = 1?
3. Составить схему T-триггера на основе JK-триггера, привести временные диаграммы его работы (с опорой на конспект темы 1.3).
4. Для микросхемы триггера (по вариантам, таблица 14):
 - 1) запишите тип триггера;
 - 2) изобразите условно-графическое обозначение микросхемы триггера и его корпуса;
 - 3) запишите уравнение функционирования триггера данного типа;
 - 4) составьте таблицу истинности триггера;
 - 5) нарисуйте временную диаграмму триггера.

Таблица 14 - Исходные данные

Вариант	Маркировка ИМС						
1	K155ТВ1	7	K555ТМ7	13	564ТМ3	19	K176ТМ1
2	564ТМ3	8	564ТМ2	14	533ТР2	20	133ТВ1
3	133ТВ1	9	533ТМ7	15	564ТВ1	21	564ТМ2
4	564ТР2	10	564ТВ1	16	134ТВ13	22	K555ТР2
5	K155ТМ7	11	K155ТМ5	17	564ТР2	23	564ТМ3
6	K176ТМ1	12	K555ТР2	18	K155ТВ1	24	134ТВ13

Форма представления результата:

Отчет по работе должен содержать:

1. наименование работы и цель работы;
2. необходимые теоретические сведения (примеры выполнения заданий);
3. выполненные задания (схемы и временные диаграммы обязательно);
4. выводы по работе.

Критерии оценки:

Оценка «отлично» ставится, если задание выполнено верно.

Оценка «хорошо» ставится, если была допущена одна или две ошибки.

Оценка «удовлетворительно» ставится, если приведено неполное выполнение задания.

Оценка «неудовлетворительно» ставится, если задание не выполнено.

Тема 1.4. Цифровые последовательностные устройства (ЦПУ): счётчики

Практическое занятие №7 Синтез счётных схем

Цель: научиться выполнять синтез счётных схем.

Выполнив работу, Вы будете:

уметь:

- выполнять анализ и синтез схем цифровых устройств;
- разрабатывать схемы цифровых устройств на основе интегральных схем разной степени интеграции.

Выполнение практической работы способствует формированию:

ОК 01. Выбирать способы решения задач профессиональной деятельности применительно к различным контекстам;

ОК 05 Осуществлять устную и письменную коммуникацию на государственном языке Российской Федерации с учетом особенностей социального и культурного контекста;

ОК 09 Пользоваться профессиональной документацией на государственном и иностранном языках.

ПК 1.1. Анализировать требования технического задания на проектирование цифровых систем.

ПК 1.2. Разрабатывать схемы электронных устройств на основе интегральных схем разной степени интеграции в соответствии с техническим заданием.

Материальное обеспечение: для проведения практической работы требуется наличие специальной литературы, интернет-ресурсы.

Краткие теоретические сведения

Принципы работы и особенности синтеза и анализа счетчиков представлены в примере.

Пример. Составить схему последовательного суммирующего счетчика импульсов с модулем счета $K = 6$ на JK-триггерах. Начертить временные диаграммы его работы.

Решение. Последовательный счетчик должен содержать N триггеров, так чтобы число возможных состояний схемы 2^N было равно или больше модуля счета K . При $N = 3$ $2^3=8 > K=6$. Два состояния схемы избыточны. Схема должна переходить в исходное состояние $Q_3Q_2Q_1=000$ после шестого импульса, когда $Q_3Q_2Q_1=110$. Это достигается с помощью логической схемы, подающей при таком наборе выходных сигналов сигнал на входы R . Схема счетчика приведена на рис. 1, а, а временные диаграммы – на рис. 1, б.

Например, после прихода пятого импульса в счетчике записано число $Q_3Q_2Q_1=101_2=5_{10}$

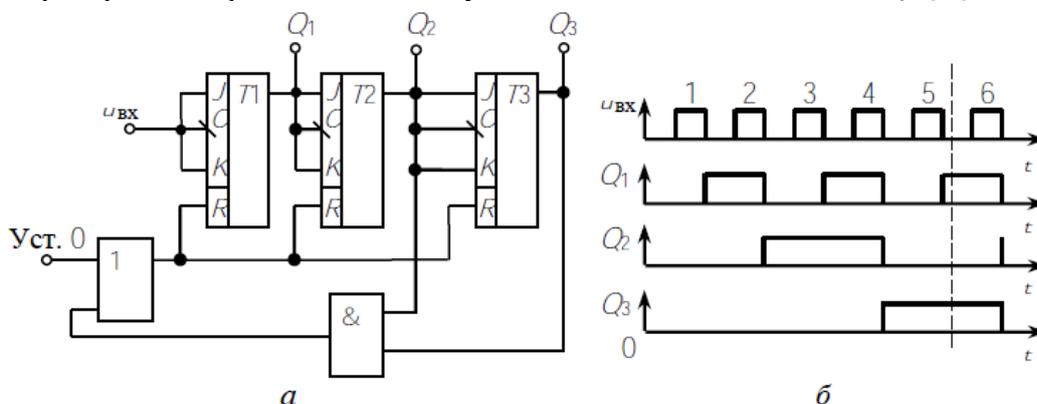


Рис.1

Практические задания

1. Используя структурную схему счетчика, заполните таблицу:

Обозначение вывода счетчика	Назначение вывода счетчика.
$S_0 \dots S_n$	
$Q_0 \dots Q_n$	
M	
V	
P	
C	
R	
U_p	
D_n	

- Составить схему последовательного суммирующего счетчика на JK-триггерах с модулем счета $K = 7$. Какая комбинация будет на выходе счетчика после: а) 6 импульсов, б) 12 импульсов?
- Составить схему последовательного суммирующего счетчика импульсов на D-триггерах с модулем счета $K = 4$. Начертить временные диаграммы его работы.
- Составить схему последовательного суммирующего счетчика импульсов на RST-триггерах с модулем счета $K = 3$. Начертить временные диаграммы его работы. Каково состояние выходов счетчика после прихода 5 импульсов (укажите на диаграмме)?
- Согласно своему варианту (Таблица 15), выполните следующие задания:
 - определите функциональное назначение микросхемы;
 - зарисуйте условно-графическое обозначение микросхемы с основными выводами;

- 3) определите условное обозначение корпуса по ГОСТ;
- 4) зарисуйте корпус и запишите его параметры
5. определите параметры микросхем и заполните таблицу

Таблица 15 - Исходные данные

Вариант	Маркировка ИМС						
1	K155IE5	7	K555IE15	13	K176IE12	19	K176IE18
2	564IE14	8	564IE14	14	533IE10	20	KM555IE10
3	133IE5	9	533IE15	15	K176IE13	21	K176IE1
4	564IE11	10	564IE11	16	134IE5	22	K555IE18
5	K155IE9	11	K155IE10	17	K176IE17	23	K176IE5
6	K176IE1	12	K555IE19	18	K155IE9	24	533IE19

Таблица 2 - Параметры микросхем триггеров

Маркировка ИМС	Тип логики	Потребляемая мощность, мВт	Напряжение питания, В	Время задержки, $t_{\text{зад}}$, нс	Коэффициент разветвления, $K_{\text{раз}}$	Максимальная частота входного сигнала, МГц

Форма представления результата:

Отчет по работе должен содержать:

- 1) наименование работы и цель работы;
- 2) результаты работы;
- 3) выводы по работе.

Критерии оценки:

Оценка «отлично» ставится, если задание выполнено верно.

Оценка «хорошо» ставится, если была допущена одна или две ошибки.

Оценка «удовлетворительно» ставится, если приведено неполное выполнение задания.

Оценка «неудовлетворительно» ставится, если задание не выполнено.

Тема 1.6. Цифровые комбинационные устройства (ЦКУ): мультиплексоры и демультиплексоры

Практическое занятие №8

Анализ и синтез схем мультиплексоров

Цель: научиться выполнять анализ и синтез схем мультиплексоров.

Выполнив работу, Вы будете:

уметь:

- выполнять анализ и синтез схем цифровых устройств;

- разрабатывать схемы цифровых устройств на основе интегральных схем разной степени интеграции.

Выполнение практической работы способствует формированию:

ОК 01. Выбирать способы решения задач профессиональной деятельности применительно к различным контекстам;

ОК 05 Осуществлять устную и письменную коммуникацию на государственном языке Российской Федерации с учетом особенностей социального и культурного контекста;

ОК 09 Пользоваться профессиональной документацией на государственном и иностранном языках.

ПК 1.1. Анализировать требования технического задания на проектирование цифровых систем.

ПК 1.2. Разрабатывать схемы электронных устройств на основе интегральных схем разной степени интеграции в соответствии с техническим заданием.

Краткие теоретические сведения

Принципы работы и особенности синтеза и анализа мультиплексоров и демультиплексоров рассмотрены в примерах.

Пример 1. Составить схему мультиплексора для передачи сигналов от четырех источников по одной линии.

Решение. Схема должна содержать 4 входа и 1 выход. Кроме того, она должна включать блок управления выборки источника (адрес). Этот блок удобно выполнить в виде дешифратора. В двоичном коде номер любого из четырех источников можно задать двухразрядным числом, которое выбирается на входах A1, A0. В качестве ключей используются элементы И, каждый из которых управляется сигналом с выхода дешифратора. Выходы ключей объединяются элементом ИЛИ, на выход которого подключается линия связи. Схема мультиплексора приведены на рис. 1, а, а его условное обозначение на рис.1 б.

Пусть на входы A0, A1 подан сигнал 01 (адрес источника D1). Высокий уровень с выхода дешифратора поступает на вход Э1, и сигнал на его выходе повторяет сигнал источника D1. Через Э4 он поступает в линию связи. Все остальные элементы закрыты.

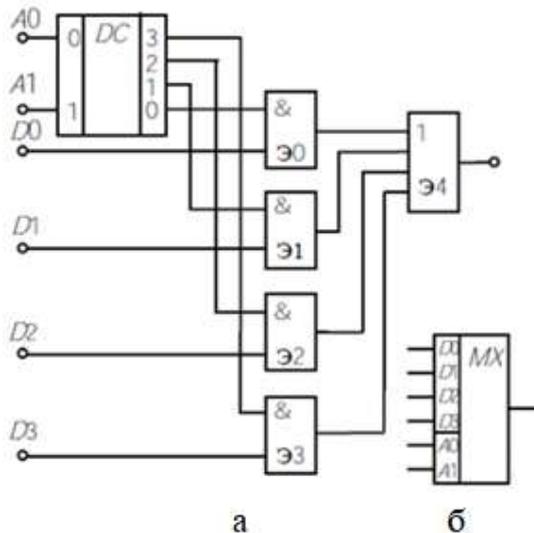


Рис.1

Пример 2. Составить схему демультиплексора для управляемой передачи информации, поступающей по одному D входу на четыре выхода: X₀, X₁, X₂, X₃. Отметим, что демультиплексор реализует операцию противоположную той, которую осуществляет мультиплексор.

Решение. В общем случае число выходных линий N определяется количеством адресных входов n и равно $N = 2^n$. Так как по условию число выходов $N = 4$, то необходимое число адресных входов $n = 2$: A0, A1. Функционирование демультиплексора осуществляется в соответствии с табл. 1. Из нее следует, что информация D, поступающая на вход в соответствии с кодом адреса, передается на одну из выходных линий X_i. При этом на остальные линии информация не поступает и на них поддерживается уровень логического «0».

Логические функции демультиплексора по таблице истинности 1 имеют вид:

Таблица 1.

$$\begin{aligned}
 X_0 &= \overline{A0} \cdot \overline{A1} \cdot D, \\
 X_1 &= \overline{A0} \cdot A1 \cdot D, \\
 X_2 &= A0 \cdot \overline{A1} \cdot D, \\
 X_3 &= A0 \cdot A1 \cdot D.
 \end{aligned}$$

Схема демультиплексора представлена на рис. 2. Она включает два инвертора и четыре элемента И:

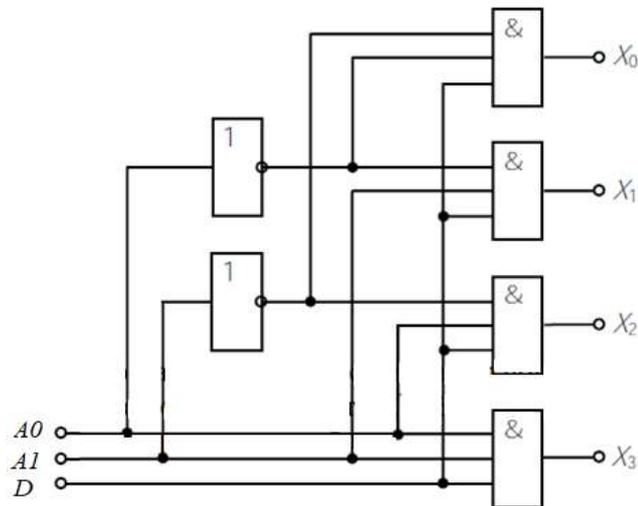


Рис.2

Практические задания

1. Составить схему мультиплексора для передачи информации от трех источников по одной линии.
2. Используя схемы мультиплексора и демультиплексора, составить схему передачи информации от трех источников трем приемникам по одной линии связи.

3. Составить схему мультиплексора $2 \rightarrow 1$ для передачи информации от двух источников (D0, D1) на выход F в соответствии с кодом адреса (0 или 1). Логическая функция, описывающая работу мультиплексора:

$$Y = (X_0 \cdot A) + (X_1 \cdot \bar{A})$$

Начертить условное графическое обозначение мультиплексора.

4. Составить схему демультиплексора для управляемой передачи информации, поступающей по одному D входу на два выхода: X₀, X₁.

5. Постройте схему мультиплексора по уравнению:

$$Y = (\underline{X_0} \cdot \underline{X_1} \cdot \underline{X_2}) + (\underline{X_0} \cdot X_1 \cdot X_2) + (X_0 \cdot \underline{X_1} \cdot X_2) + (X_0 \cdot X_1 \cdot \underline{X_2})$$

6. Для интегральной микросхемы К155КП8:
 - а) определите функциональное назначение;
 - б) зарисуйте условно-графическое обозначение;
 - в) составьте таблицу истинности.

Форма представления результата:

Отчет по работе должен содержать:

1. наименование работы и цель работы;
2. необходимые теоретические сведения (примеры выполнения заданий);
3. выполненные задания (схемы и временные диаграммы обязательно);
4. выводы по работе.

Критерии оценки:

- Оценка «отлично» ставится, если все задания выполнены верно.
 Оценка «хорошо» ставится, если была допущена одна или две ошибки.
 Оценка «удовлетворительно» ставится, если приведено неполное выполнение заданий.
 Оценка «неудовлетворительно» ставится, если задания не выполнены.

Тема 1.7. Цифровые комбинационные устройства (ЦКУ): преобразователи кодов, шифраторы и дешифраторы

Практическое занятие №9

Определение характеристик ИМС преобразователей кодов, шифраторов и дешифраторов

Цель: закрепить знания о параметрах и характеристиках ИМС преобразователей кодов, (де)шифраторов.

Выполнив работу, Вы будете:

уметь:

- выполнять анализ и синтез схем цифровых устройств.

Выполнение практической работы способствует формированию:

ОК 01. Выбирать способы решения задач профессиональной деятельности применительно к различным контекстам;

ОК 05 Осуществлять устную и письменную коммуникацию на государственном языке Российской Федерации с учетом особенностей социального и культурного контекста;

ОК 09 Пользоваться профессиональной документацией на государственном и иностранном языках.

ПК 1.1. Анализировать требования технического задания на проектирование цифровых систем.

Материальное обеспечение: для проведения практической работы требуется наличие специальной литературы, интернет-ресурсы.

Практическое задание: определите параметры и характеристики интегральных микросхем. Исходные данные приведены в таблице 16 (по вариантам). Заполните таблицу 17.

Таблица 16 – Исходные данные

вариант	Маркировка ИМС						
1	133ИД3 530ИД7 К555ИД5	8	133ИД4 КР531ИД14 К555ИД5	15	133ИД4 КР531ИД7 К555ИД5	22	КР531ИД7 155ИД4 К555ИД5
2	КР531ИД7 155ИД4 К555ИД5	9	533ИД3 133ИД4 К555ИД4	16	133ИД4 КР531ИД14 К555ИД5	23	133ИД3 530ИД14 К555ИД4
3	133ИД3 530ИД14 К555ИД4	10	КР531ИД7 155ИД4 К555ИД5	17	533ИД3 133ИД4 К555ИД4	24	КР531ИД14 155ИД4 К555ИД5
4	КР531ИД14 155ИД4 К555ИД5	11	533ИД5 133ИД4 К555ИД5	18	133ИД3 530ИД14 К555ИД4	25	133ИД4 КР531ИД14 К555ИД5
5	155ИД3 КР531ИД14 К555ИД4	12	133ИД4 КР531ИД14 К555ИД5	19	КР531ИД14 155ИД4 К555ИД5	26	533ИД3 133ИД4 К555ИД4
6	133ИД4 КР531ИД7 К555ИД5	13	533ИД3 133ИД4 К555ИД4	20	155ИД3 КР531ИД14 К555ИД4	27	133ИД4 КР531ИД7 К555ИД5
7	133ИД3 530ИД14 К555ИД4	14	133ИД4 КР531ИД14 К555ИД5	21	133ИД4 КР531ИД14 К555ИД5	28	КР531ИД14 155ИД4 К555ИД5

Таблица 17 – Параметры микросхем

ИМС	Тип логики	Потребляемая мощность, мВт	Напряжение питания, В	Время задержки, $t_{зд}$, нс	Коэффициент разветвления, $K_{раз}$	Максимальная частота входного сигнала, МГц	Назначение

Форма представления результата:

Отчет по работе должен содержать:

- 1) наименование работы и цель работы;
- 2) результаты работы;

3) выводы по работе.

Критерии оценки:

Оценка «отлично» ставится, если задание выполнено верно.

Оценка «хорошо» ставится, если была допущена одна или две ошибки.

Оценка «удовлетворительно» ставится, если приведено неполное выполнение задания.

Оценка «неудовлетворительно» ставится, если задание не выполнено.

Практическое занятие №10

Изучение схемы управления семисегментным индикатором

Цель: закрепить знания о параметрах и характеристиках ИМС преобразователей кодов, (де)шифраторов.

Выполнив работу, Вы будете:

уметь:

- выполнять анализ и синтез схем цифровых устройств;

- разрабатывать схемы цифровых устройств на основе интегральных схем разной степени интеграции.

Выполнение практической работы способствует формированию:

ОК 01. Выбирать способы решения задач профессиональной деятельности применительно к различным контекстам;

ОК 05 Осуществлять устную и письменную коммуникацию на государственном языке Российской Федерации с учетом особенностей социального и культурного контекста;

ОК 09 Пользоваться профессиональной документацией на государственном и иностранном языках.

ПК 1.1. Анализировать требования технического задания на проектирование цифровых систем.

ПК 1.2. Разрабатывать схемы электронных устройств на основе интегральных схем разной степени интеграции в соответствии с техническим заданием.

Материальное обеспечение: для проведения практической работы требуется наличие специальной литературы, интернет-ресурсы.

Краткие теоретические сведения

Семисегментные светодиодные индикаторы предназначены для отображения арабских цифр от 0 до 9.

Такие индикаторы бывают одноразрядные, которые отображают только одно число, но семисегментных групп, объединенных в один корпус, может быть и больше (многоразрядные). В этом случае цифры разделяются десятичной точкой.

Индикатор называется семисегментным из-за того, что отображаемый символ строится из отдельных семи сегментов. Внутри корпуса такого индикатора находятся светодиоды, каждый из которых засвечивает свой сегмент.

Буквы и другие символы на таких индикаторах отображать проблематично, поэтому для этих целей используются 16-сегментные индикаторы.

Светодиодные индикаторы бывают двух типов. В первом из них все катоды, т.е. отрицательные выводы всех светодиодов, объединены вместе и для них выделен соответствующий вывод на корпусе. Остальные выводы индикатора соединены к аноду каждого из светодиодов (рис.9, а). Такая схема называется «схема с общим катодом». Также существуют индикаторы, у которых светодиоды каждого из сегментов подключены по схеме с общим анодом (рис.9, б).

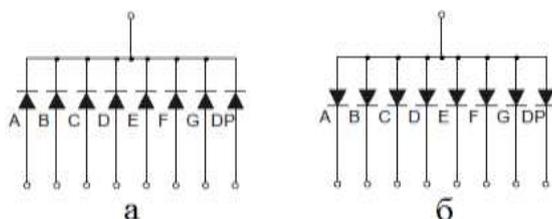


Рисунок 9 – Схема соединения светодиодов: а) с общим катодом; б) с общим анодом

Для управления семисегментным индикатором часто используется дешифратор К176ИД2.

Эта микросхема способна преобразовать двоичный код, состоящий из нулей и единиц в десятичные цифры от 0 до 9.

Схема управления представлена на рисунке 10. Дешифратор К176ИД2 выполнен в корпусе DIP16. Он имеет семь выходных выводов (выводы 9 - 15), каждый из которых предназначен для определенного сегмента. Управление точкой здесь не предусмотрено. Также микросхема имеет четыре входа (выводы 2 - 5) для подачи двоичного кода. На 16-й и 8-ой вывод подается плюс и минус питания соответственно. Остальные три вывода являются вспомогательными.

В схеме присутствует четыре тумблера (кнопки), при нажатии на них на входы дешифратора подается логическая единица от плюса питания. Также в схеме присутствует четыре резистора. Они нужны, чтобы гарантировать на логическом входе низкий уровень, при отсутствии сигнала. Без них показания на индикаторе могут отображаться некорректно. Рекомендуется использовать одинаковые сопротивления от 10 кОм до 100 кОм.

На схеме выводы 2 и 7 индикатора HG1 (GND-5622As-21) не подключены. Если подключить к минусу питания вывод DP, то будет светиться десятичная точка. А если подать минус на вывод Dig.2, то будет светиться и вторая группа сегментов (будет показывать тот же символ).

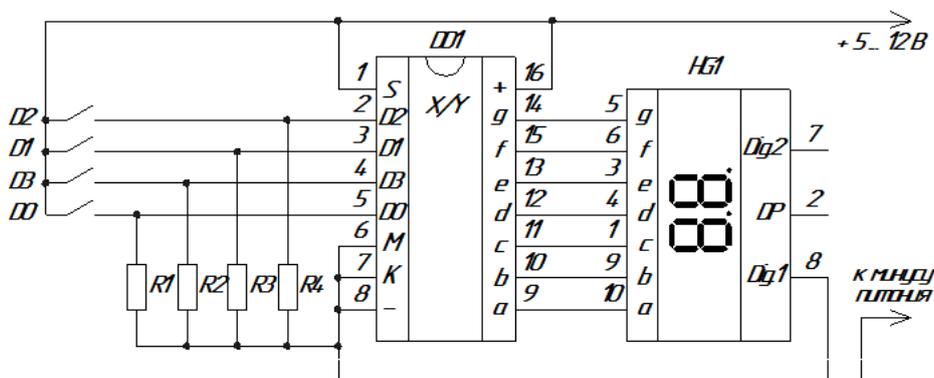


Рисунок 10 – Схема управления семисегментным индикатором

Входы дешифратора устроены так, что для отображения на индикаторе чисел 1, 2, 4 и 8 требуется нажатие лишь одной кнопки (на макете (рис.11) установлены тумблеры, соответствующие входам D0, D1, D2 и D3). Для отображения цифр требуется нажатие комбинации тумблеров, указанных в таблице 18.

Чтобы отобразить цифру "3" необходимо логическую единицу подать на вход D0 и D1. Если подать сигнал на D0 и D2, то отобразится цифра "5" (рис.11).

Таблица 18 – Таблица истинности

Цифра	Входы			
	D3	D2	D1	D0
0	0	0	0	0
1	0	0	0	1
2	0	0	1	0
3	0	0	1	1
4	0	1	0	0
5	0	1	0	1
6	0	1	1	0
7	0	1	1	1
8	1	0	0	0
9	1	0	0	1

Вспомогательными являются 1, 6 и 7-ой выводы микросхемы (S, M, K соответственно).

На схеме (рис.10) шестой вывод "М" заземлен (на минус питания) и на выходе микросхемы присутствует положительное напряжение для работы с индикатором с общим катодом. Если используется индикатор с общим анодом, то на шестой вывод следует подать единицу.

Если на 7-ой вывод "К" подать логическую единицу, то знак индикатора гасится, ноль разрешает индикацию. В схеме данный вывод заземлен (на минус питания).

На первый вывод дешифратора подана логическая единица (плюс питания), что позволяет отображать преобразованный код на индикатор. Но если подать на данный вывод (S) логический ноль, то входы перестанут принимать сигнал, а на индикаторе застынет текущий отображаемый знак.



Рисунок 11 – Демонстрация работы семисегментного индикатора

Задание 1. Нарисуйте семисегментный индикатор с точкой, 16-сегментный индикатор, светодиодную матрицу 5×7 .

Задание 2. Определите параметры и характеристики микросхемы К176ИД2, укажите назначение выводов.

Задание 3. Зарисуйте электрическую принципиальную схему управления с описанием принципа действия.

Форма представления результата:

Отчет по работе должен содержать:

- 1) наименование работы и цель работы;
- 2) результаты работы;
- 3) выводы по работе.

Критерии оценки:

Оценка «отлично» ставится, если задания выполнены верно.

Оценка «хорошо» ставится, если была допущена одна или две ошибки.

Оценка «удовлетворительно» ставится, если приведено неполное выполнение заданий.

Оценка «неудовлетворительно» ставится, если задание не выполнено.

Тема 1.8. Цифровые комбинационные устройства (ЦКУ): арифметические устройства

Практическое занятие №11 Анализ и синтез схем сумматоров

Цель: научиться выполнять анализ и синтез схем сумматоров.

Выполнив работу, Вы будете:

уметь:

- выполнять анализ и синтез схем цифровых устройств;
- разрабатывать схемы цифровых устройств на основе интегральных схем разной степени интеграции.

Выполнение практической работы способствует формированию:

ОК 01. Выбирать способы решения задач профессиональной деятельности применительно к различным контекстам;

ОК 05 Осуществлять устную и письменную коммуникацию на государственном языке Российской Федерации с учетом особенностей социального и культурного контекста;

ОК 09 Пользоваться профессиональной документацией на государственном и иностранном языках.

ПК 1.1. Анализировать требования технического задания на проектирование цифровых систем.

ПК 1.2. Разрабатывать схемы электронных устройств на основе интегральных схем разной степени интеграции в соответствии с техническим заданием.

Материальное обеспечение: для проведения практической работы требуется наличие специальной литературы, интернет-ресурсы.

Практические задания.

1. Используя таблицу истинности полусумматора, составьте временные диаграммы его работы.

Входы		выходы	
A	B	S	P
0	0	0	0
0	1	1	0
1	0	1	0
1	1	0	1

2. Постройте логическую схему, реализующую функцию полного одноразрядного сумматора, по логическим выражениям:

$$CR = cr \cdot a + cr \cdot b + a \cdot b$$

$$S = cr \cdot CR + a \cdot CR + b \cdot CR + cr \cdot a \cdot b$$

3. Используя таблицу истинности одноразрядного сумматора, составьте временные диаграммы его работы.

Входы			выходы	
A	B	cr	S	CR
0	0	0	0	0
0	0	1	1	0
0	1	0	1	0
0	1	1	0	1
1	0	0	1	0
1	0	1	0	1
1	1	0	0	1
1	1	1	1	1

4. Используя логическую схему полусумматора (рис.1), в которой X и Y – слагаемые, Z1, Z2 – старший и младший разряды суммы, запишите логические уравнения $Z1 = F_1(X, Y), Z2 = F_2(X, Y)$.

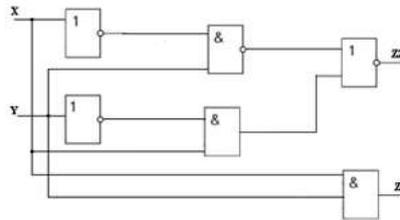


Рисунок 1

5. Из приведенной схемы сумматора (рис.2) с параллельным переносом запишите логические выражения для выработки сигналов переноса CR_0 и CR_1 .

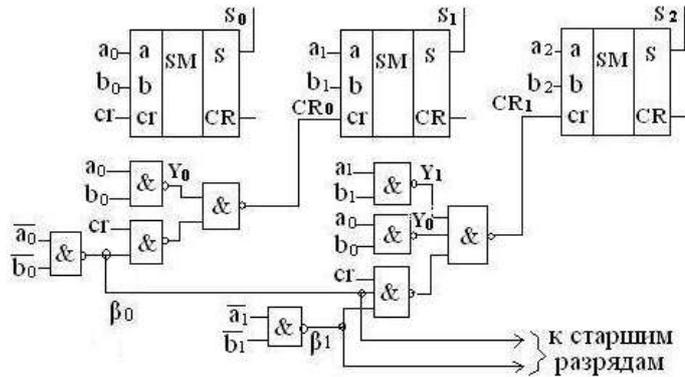


Рисунок 2 - Сумматор с параллельным переносом

6. Используя схему умножителя (см. лекцию по теме 1.8.2), реализующего перемножение двух двоичных чисел: четырехразрядного $A=A_4A_3A_2A_1$ и трехразрядного $B=B_3B_2B_1$, постройте схему для перемножения трехразрядного числа $A=A_3A_2A_1$ и двухразрядного числа $B=B_2B_1$ (на базе четырехразрядного сумматора).
7. Для одноразрядного компаратора постройте логическую схему по заданным выражениям, составьте таблицу истинности и нарисуйте временные диаграммы его работы (a и b – входные сигналы):

$$y_0(a > b) = a\bar{b}$$

$$y_1(a < b) = \bar{a}b$$

$$y_2(a = b) = \overline{a\bar{b} \vee \bar{a}b}$$

8. Для ИМС 133ИМ2, 533ИМ5, 533СП1:
- определите параметры микросхем и заполните таблицу 1
 - зарисуйте условно-графическое обозначение микросхем с основными выводами;
 - зарисуйте тип корпуса и запишите его характеристики.

Таблица 1 - Параметры микросхем арифметических устройств

Маркировка ИМС	Тип логики	Функциональное назначение	Тип корпуса по ГОСТ	Потребляемая мощность, мВт	Напряжение питания, В	Время задержки, $t_{зд}$, нс	Коэффициент разветвления, $K_{раз}$	Максимальная частота входного сигнала, МГц
133ИМ2								
533ИМ5								
533СП1								

Форма представления результата:

Отчет по работе должен содержать:

- 1) наименование работы и цель работы;
- 2) результаты работы;
- 3) выводы по работе.

Критерии оценки:

Оценка «отлично» ставится, если задания выполнены верно.

Оценка «хорошо» ставится, если была допущена одна или две ошибки.

Оценка «удовлетворительно» ставится, если приведено неполное выполнение заданий.

Оценка «неудовлетворительно» ставится, если задание не выполнено.

Тема 1.9. ИМС запоминающих устройств Практическое занятие №12 Проектирование блока ОЗУ

Цель: научиться выполнять анализ и синтез схем сумматоров.

Выполнив работу, Вы будете:

уметь:

- выполнять анализ и синтез схем цифровых устройств;

- разрабатывать схемы цифровых устройств на основе интегральных схем разной степени интеграции.

Выполнение практической работы способствует формированию:

ОК 01. Выбирать способы решения задач профессиональной деятельности применительно к различным контекстам;

ОК 05 Осуществлять устную и письменную коммуникацию на государственном языке Российской Федерации с учетом особенностей социального и культурного контекста;

ОК 09 Пользоваться профессиональной документацией на государственном и иностранном языках.

ПК 1.1. Анализировать требования технического задания на проектирование цифровых систем.

ПК 1.2. Разрабатывать схемы электронных устройств на основе интегральных схем разной степени интеграции в соответствии с техническим заданием.

Материальное обеспечение: для проведения практической работы требуется наличие специальной литературы, интернет-ресурсы.

Краткие теоретические сведения

Проектирование блока ОЗУ заданной емкости и разрядности рассмотрено в примере.

Пример. Выполните проектирование блока ОЗУ на базе ИМС К537РУ13 емкостью 2К 8-ми разрядных слов.

Решение

Рассчитываемый блок ОЗУ может применяться в локальной микропроцессорной системе управления для хранения результатов измерения (например, датчиков).

Применение стандартных модулей ОЗУ для тех же целей не всегда возможно и целесообразно, т.к. могут отсутствовать стандартные разъемы для установки и подключения этих модулей в микропроцессорных системах (например, промышленных контроллерах, выполняющих функции слежения, сбора данных и управления), а, кроме того, ОЗУ большой емкости и разрядности могут не требоваться, если необходимо сохранить небольшое количество данных. Поэтому, в таких случаях, приходится производить расчет ОЗУ заданной емкости и разрядности.

Так как, микропроцессорная система выполняется по модульному принципу, то, заменяя хотя бы один блок можно получить систему с новыми параметрами. Поэтому для одной и той же микропроцессорной системы возможно применение нескольких съемных блоков ОЗУ различной

емкости и разрядности. Однако для этого требуется соблюсти некоторые стандарты: все разъемы на печатной плате выполняются с одной стороны и соответствуют разъемам микропроцессорной системы (8 линий данных, 16 линий адреса и линии управления).

Выбор ИМС для блока ОЗУ.

Микросхемы К537РУ13 представляют собой статическое асинхронное запоминающее устройство емкостью 4К (1024 слова по 4разряда).

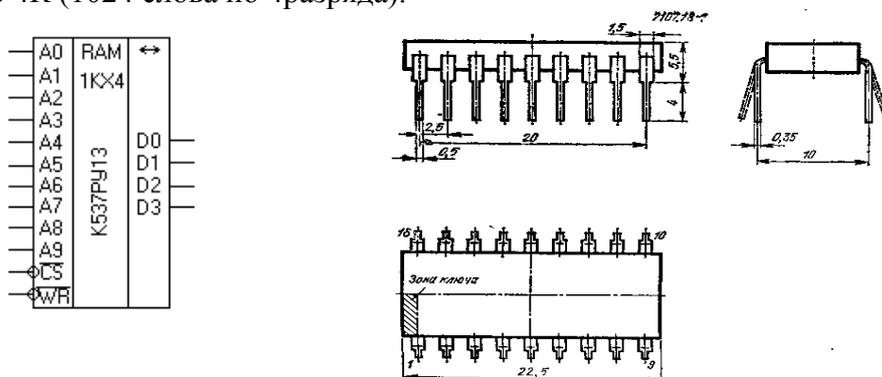


Рис. 4

На рис.4 приведено УГО и цоколевка выводов ИМС К537РУ13. На рис. 5 приведено изображение корпуса ИМС (корпус типа 2107.18 – 1).

Таблица 2. Назначение выводов К537РУ13

Вывод	Обозначение	Тип вывода	Назначение
1-4, 17-15, 5-7	A ₀ – A ₉	Вх	Адресная шина
11 - 14	D ₁ – D ₄	Вх/Вых	Информационная шина
8	CS	Вх	Выбор кристалла
10	WR/RD	Вх	Запись/чтение
18	U _{CC}	-	Напряжение питания
9	GND	-	Общий провод

Электрические параметры К537РУ13

- Номинальное напряжение питания, В.....5
- Напряжение питания в режиме хранения, В.....≥2
- Выходное напряжение низкого уровня, В.....≤0,4**
- Выходное напряжение высокого уровня, В:
 - при I_{1 вых}= -2мА, U_п=5В.....≥2,8
 - при I_{1 вых}= -0,4мА, U_п=5В.....≥(U_п-1,2)
- Ток потребления в режиме хранения при U_п=5В,мА.....≤5
- Ток утечки низкого уровня на выходе, мкА.....≤ | -10|**
- Ток утечки высокого уровня на выходе, мкА.....≤ 10**
- Ток утечки низкого уровня на входе, мкА.....≤ | -1|**
- Ток утечки высокого уровня на входе, мкА.....≤ 1**
- Входное напряжение низкого уровня, В.....-0,3...0,8
- Входное напряжение высокого уровня, В.....2,4
- Выходной ток низкого уровня, мА.....4
- Выходной ток высокого уровня, мА.....-2
- Емкость нагрузки, пФ.....50
- Входная ёмкость, пФ.....8
- Выходная ёмкость, пФ.....14
- Входной ток низкого уровня, мА.....0,2
- Входной ток высокого уровня, мА.....0,05

Способы соединения ИМС ОЗУ

При проектировании блока ОЗУ используются следующие способы соединения ИМС ОЗУ:

1. Увеличение разрядности.

Увеличение разрядности производится за счет объединения адресных входов ИМС (рис.6, а). При подаче адреса ячейки во всех ИМС выбираются ячейки с одним и тем же адресом, при этом старшие разряды слова хранятся в одной ИМС, а младшие – в другой. Одно слово можно разделить не только на две ИМС, а и на другое количество для обеспечения требуемой разрядности.

2. Увеличение емкости

Для увеличения емкости информационные входы-выходы ИМС объединяются (рис.6, б). Если требуется увеличить и емкость, и разрядность, то объединяются и адресные, и информационные выходы ИМС. Оставшиеся старшие разряды шины адреса используются для выбора групп ИМС (рис.6, в).

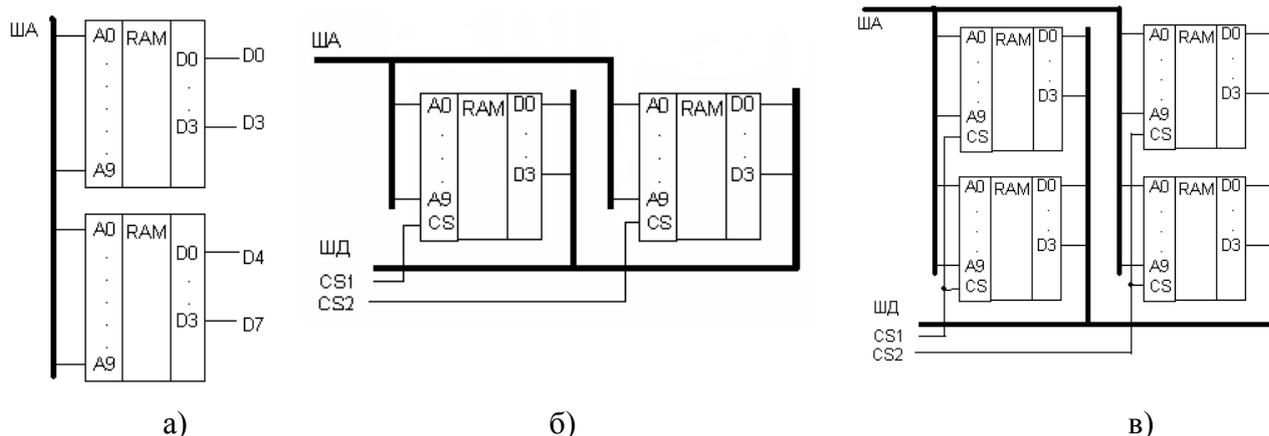


Рис.6

Вывод: как видно из технического задания, чтобы построить блок ОЗУ 2Кх8 на базе ИМС 1Кх4 потребуется увеличивать как емкость, так и разрядность, т.е. используем схему соединения аналогичную приведенной на рис.8.

ИМС буферов.

Буферы применяются для организации обмена данными между микропроцессором и системной шиной (см. рис.1). Они имеют повышенную нагрузочную способность. Для подключения блока ОЗУ к системной шине необходимо использовать буфер для шины данных и буфер для шины адреса.

В зависимости от того, какого типа ИМС используются, применяются однонаправленные или двунаправленные буферы.

1. Раздельный вход-выход.

Подключение ОЗУ производится согласно схеме, приведенной на рис.9, а. Здесь буфер данных BD1 служит для согласования блока ОЗУ с шиной данных МП. Он управляет выборкой ИМС и направлением передачи.

Буфер BD2 служит для разделения входов и выходов, и, в зависимости от сигнала чтения, подключает к BD1 либо входы, либо выходы ИМС памяти. В качестве буфера можно использовать ИМС К589АП16.

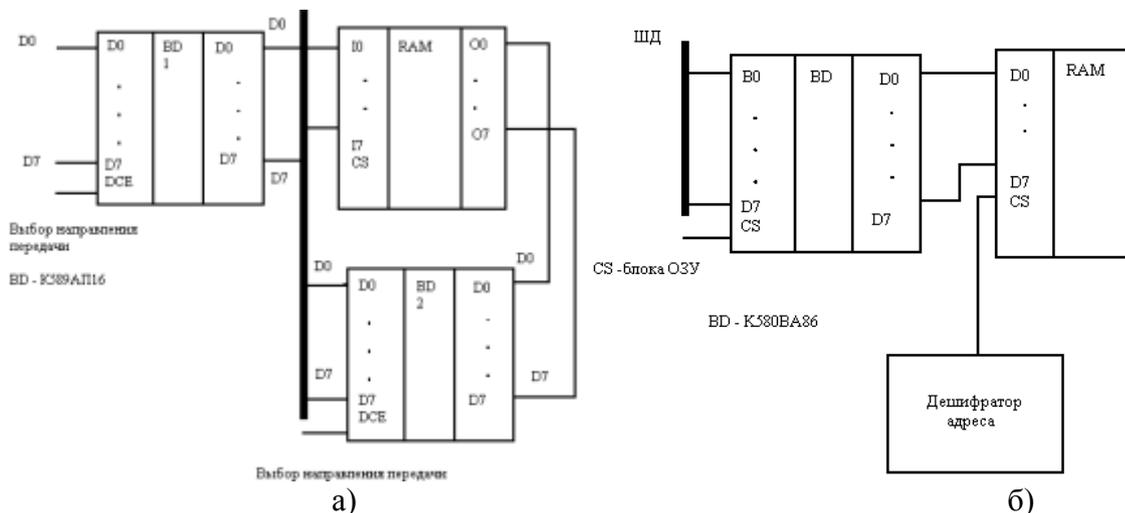


Рис. 9

2. Совмещенный вход-выход.

Буфер данных согласует блок ОЗУ с шиной данных. Подключение производится согласно приведенной схеме (рис.9, б). В качестве буфера используется ИМС КР580ВА86.

Вывод: ИМС К537РУ13 имеет двунаправленный ввод-вывод (см. рис.4), поэтому используем схему подключения аналогичную приведенной на рис.9. Ниже приведены справочные данные для ИМС КР580ВА86, которая будет использована для буферизации шин адреса и данных.

Микросхема КР580ВА86 – двунаправленные 8-разрядные шинные формирователи, предназначенные для обмена данными между микропроцессором и системной шиной; обладают повышенной нагрузочной способностью. Микросхема КР580ВА86 – формирователь без инверсии и с тремя состояниями на выходе.

Условное графическое обозначение ИМС КР580ВА86 и корпус (корпус типа 2140.20-1). приведены на рис.11.

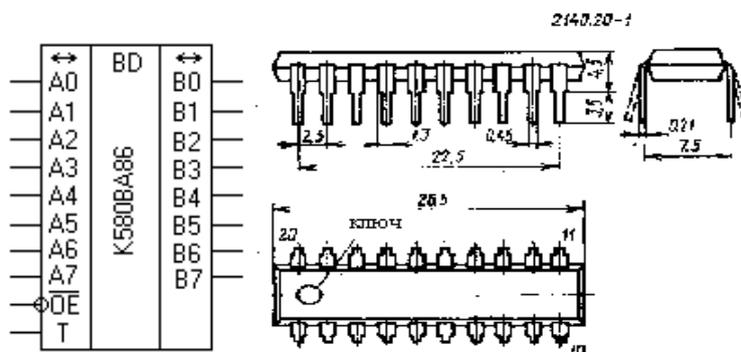


Рис. 11

Таблица 3. Назначение выводов КР580ВА86

Вывод	Обозначение	Тип вывода	Назначение
1 – 8	A ₀ – A ₇	Вх/Вых	Информационная шина
9	OE	Вх	Разрешение передачи
10	GND	-	Общий
11	T	Вх	Выбор направления передачи
12 – 19	B ₇ – B ₀	Вых/Вх	Информационная шина
20	U _{CC}	-	Напряжение питания 5В

Микросхема состоит из восьми одинаковых функциональных блоков и схемы управления. Блок содержит два разнонаправленных усилителя-формирователя. При помощи схемы

управления производится разрешение передачи (управление 3-м состоянием выходов) и выбор направления передачи информации.

В зависимости от состояния управляющих сигналов OE и T микросхемы могут работать в режиме передачи A→B, B→A или в режиме «выключено»:

при OE = 0, T=1 – направление передачи A→B;

при OE = 0, T = 0 – направление передачи B→A;

при OE = 1, T = X – на выводах A, B — 3-е состояние, где X – безразличное состояние.

При этом выводы A подсоединяются к местной процессорной шине, а выводы B имеющие большую нагрузочную способность, – к системной шине. Для 16-разрядной шины данных следует подключать две микросхемы KP580BA86.

Электрические параметры KP580BA86.

Номинальное напряжение питания, В.....5

Выходное напряжение низкого уровня, В.....0,45

Выходное напряжение высокого уровня, В:

при $I_{1\text{ вых}} = -1\text{ мА}$, $U_{\text{п}} = 5\text{ В}$ $\geq 2,4$

Ток потребления, мА.....160

Ток утечки низкого уровня на выходе, мА..... $\leq | -0,2 |$

Ток утечки высокого уровня на выходе, мкА..... ≤ 50

Входное напряжение низкого уровня, В.....-0,3...0,8

Входное напряжение высокого уровня, В.....2,4

Выходной ток низкого уровня, мА.....-1...-5

Выходной ток высокого уровня, мА.....50

Емкость нагрузки, пФ.....500

Входная ёмкость, пФ.....12

Выходная ёмкость, пФ.....14

Входной ток низкого уровня, мА.....-0,2

Входной ток высокого уровня, мА.....50

Если ИМС ОЗУ имеют однонаправленный вход/выход, то используем буфер K589АП16.

На рис. 13 представлены УГО ИМС K589АП16 и вид корпуса этой ИМС (корпус типа 238.16-2).

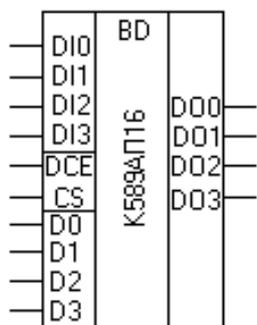


Рис. 13

Таблица 4. Назначение выводов K589АП16

Вывод	Обозначение	Тип вывода	Назначение
1	CS	Вх.	Выбор кристалла.
2,5,11,14	DO0-DO3.	Вых.	Информация.
3,6,10,13	DB0-DB3	Вх./Вых.	Реверсивная передача информации
4,7,9,12	DI0-DI3	Вх.	Информация
8	GND	-	Общий провод

15	DCE	Вх.	Управление выдачей информацией
16	Ucc	-	Напряжение питания

Микросхема К589АП16 – шинный формирователь, является параллельным двунаправленным формирователем сигналов для управления шинами в цифровых вычислительных устройствах и представляют собой 4-канальные коммутаторы, имеющие в каждом канале одну шину только для приема информации, одну шину только для выдачи информации и одну двунаправленную шину для приема и выдачи информации.

Для управления режимами работы и направлением выдачи информации служит схема, выполненная на двухвходовых логических элементах и формирователи обеспечивают передачу информации при наличии логического 0 на входе CS выборки кристалла. При наличии логической 1 на входе CS формирователи находятся в выключенном состоянии, и выходы имеют высокое сопротивление (третье состояние). При наличии на входе CS логического 0 управление выдачей информации по шинам DO и DB осуществляется сигналом на входе управления выдачей информации DCE. Если на входе DCE присутствует напряжение логического 0, то открыта передача информации со входов DI на выходы DB. При наличии на входе DCE логической 1 происходит передача информации с входов DB на выходы DO.

Таблица 5. Состояние управляющих сигналов

Состояние входов		Направление передачи информации	Выходы в состоянии «выкл»
CS	DCE		
0	0	От вх. DI0-DI3 до вых. DB0-DB3	DO0-DO3
0	1	От вх. DB0-DB3 до вых. DO0-DO3	DI0-DI3
1	1	Передача отсутствует.	DO0-DO3, DB0-DB3

Электрические параметры

Для DB0-DB3 при токе -10 мА.....	2,4
Ток потребления, мА.....	130
Входной ток низкого уровня при $U_{0\text{ вых.}}=0,45\text{ В}$, мА:	
Для DO0-DO3, DB0-DB3.....	0,25
Для CS, DCE.....	0,5
Входной ток высокого уровня при $U_{1\text{ вых.}}=5,25\text{ В}$, мкА:	
Для DO0-DO3, DB0-DB3.....	40
Для CS, DCE.....	80
Выходной ток высокого уровня, мА:	
Для DO0-DO3.....	20
Для DB0-DB3.....	100
Выходные напряжения низкого уровня, В:	
Для DO0-DO3 при токе 15 мА.....	0,5
Для DB0-DB3 при токе 50 мА.....	0,7
Выходные напряжения высокого уровня, В:	
Для DO0-DO3 при токе -1 мА.....	3,65

ИМС дешифраторов

Дешифраторы в блоке ОЗУ предназначены для выбора одной (или группы) ИМС ОЗУ из блока. Для адресации ИМС ОЗУ используются старшие разряды шины адреса.

Дешифраторы можно выбрать из серий К155 или К555, т.к. эти серии хорошо сопрягаются с серией К580 по уровням сигналов и напряжению питания.

Для построения блока ОЗУ используем ИМС К155ИД4, которая представляет собой двоярный дешифратор 2→4. УГО, параметры ИМС, тип корпуса и его размеры, таблица истинности дешифратора приведены ниже.

Для коммутации используем разряды адреса A_{10} и A_{11} .

Чтобы определить, какие разряды адреса нужно использовать для выборки ячеек ОЗУ, можно воспользоваться таблицей приведенной ниже.

Таблица 6. Таблица распределения адресов

A ₁₅	A ₁₄	A ₁₃	A ₁₂	A ₁₁	A ₁₀	A ₉	A ₈	A ₇	A ₆	A ₅	A ₄	A ₃	A ₂	A ₁	A ₀	
0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	1К
0	0	0	0	0	0	1	1	1	1	1	1	1	1	1	1	
0	0	0	0	0	1	0	0	0	0	0	0	0	0	0	0	2К
0	0	0	0	0	1	1	1	1	1	1	1	1	1	1	1	

Разряд A₁₁ используем для выбора блока ОЗУ и активизации буферов (сигнал CS).

Разряд A₁₀ используем для выбора первого килобайта (A₁₀=0) или второго килобайта (A₁₀=1).

На рис.15 приведены УГО дешифратора К155ИД4 и корпус.

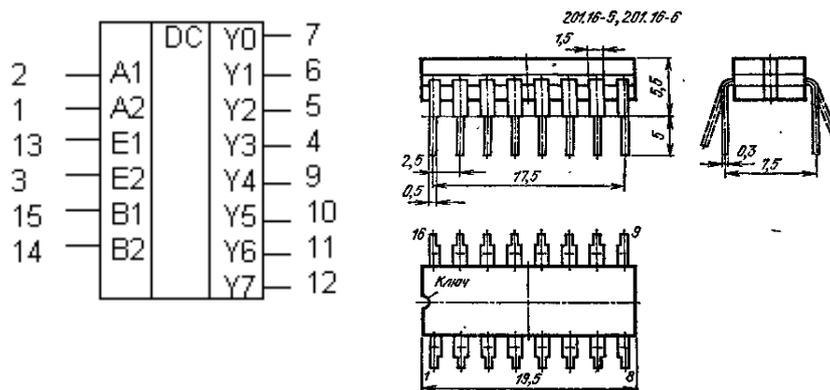


Рис. 15

Таблица 7. Таблица истинности

a ₁	a ₂	E ₁	E ₂	Y ₀	Y ₁	Y ₂	Y ₃
X	X	0	X	1	1	1	1
X	X	X	1	1	1	1	1
0	0	1	0	0	1	1	1
0	1	1	0	1	0	1	1
1	0	1	0	1	1	0	1
1	1	1	0	1	1	1	0

На E₁ подаём логическую «1» (либо инвертированный разряд адреса A₁₁, либо через резистор 1 кОм подсоединяем к шине питания +5 В).

На E₂ подаем логический «0» (либо разряд адреса A₁₁, либо подсоединяем к шине «земля»).

На a₁ подаем логический «0» (разряд адреса A₁₁).

На a₂ подаём разряд адреса A₁₀ (A₁₀ = 0 – обращение к первому килобайту, A₁₀ = 1 – обращение ко второму килобайту).

Вместо разряда адреса A₁₁ можно использовать любой старший разряд адреса равный 0 во всём диапазоне (2 К).

Расчет блока ОЗУ.

1. Определяем количество ИМС, необходимых для построения блока ОЗУ по данным технического задания:

$$Q = \frac{N_{TP} * n_{TP}}{N * n}$$

где N_{TP} – требуемая емкость ОЗУ (2К)

n_{TP} – требуемая разрядность ОЗУ (8)

N – емкость одной ИМС (1К)

n – разрядность одной ИМС (4)

$$Q = (2*8)/(1*4) = 4$$

Для построения блока ОЗУ емкостью 2К восьмиразрядных слов на базе ИМС КР537РУ13 емкостью 1К четырехразрядных слов потребуется 4 ИМС.

2. Определяем требуемые коэффициенты объединения по входу, которые показывают сколько одноименных входов ИМС (ОЗУ) можно подключить к одному выходу схемы согласования (например, к буферу).

Коэффициент объединения адресных входов:

$$K_{ОБ АДР} = Q = 4$$

Коэффициент объединения входов данных:

$$K_{ОБ Д ВХ} = N_{ТР} / N = 2$$

Коэффициент объединения входов сигнала выбора микросхемы CS:

$$K_{ОБ CS} = n_{ТР} / n = 2$$

Коэффициент объединения входов сигнала записи / считывания WR / RD:

$$K_{ОБ WR} = Q = 4$$

3. Определяем предельные коэффициенты объединения по входу, которые определяются токами утечек ИМС ОЗУ.

$$K_{ОБ0} \leq \frac{I_{ВХ0} + I_{УТ0} - I_{ВЫХ0}}{I_{УТ0}} \quad K_{ОБ0} = (4 + 0,01 - 0,2) / 0,01 = 381$$

$$K_{ОБ1} \leq \frac{I_{ВХ1} + I_{УТ1} - I_{ВЫХ1}}{I_{УТ1}} \quad K_{ОБ1} = (2 + 0,01 - 0,05) / 0,01 = 196$$

Предельные коэффициенты объединения по входу должны быть больше, чем расчетные. В противном случае выходы ИМС разбиваются на подгруппы, которые соединяются монтажным "ИЛИ". В нашем случае условие выполняется.

4. Определяем коэффициент разветвления по выходу, который показывает способность одной схемы согласования управлять расчетным количеством входов.

$$K_p = \min \left\{ \frac{I_{вых.0}}{I_{вх.0}}; \frac{I_{вых.1}}{I_{вх.1}}; \frac{C_{нагр.} - 15}{C_{вх.}} \right\} = \min \left\{ \frac{32}{0,005}; \frac{5}{0,005}; \frac{50 - 15}{8} \right\} = \min \{ 6400; 1000; 4,375 \}$$

В числителе формулы – параметры схемы согласования (буфера К580ВА86), в знаменателе – параметры одного вывода ИМС ОЗУ. Полученные коэффициенты разветвления больше требуемых коэффициентов объединения, т. е. схема согласования способна управлять расчетным числом выводов.

Используя данные об ИМС и расчеты, строим схему блока ОЗУ.

Практическое задание.

Рассчитать блок ОЗУ для хранения заданного количества слов заданной разрядности (по вариантам) на базе ИМС серий К537 или К541 и спроектировать для этого блока печатную плату.

Таблица 1. Варианты заданий на проектирование.

Вариант	ИМС	Объем ОЗУ (количество слов)	Разрядность слов
1	К537РУ1	2К	2
2	К537РУ2	8К	2
3	К537РУ9	4К	16
4	К537РУ16	16К	8
5	К541РУ31	16К	2
6	К541РУ5	2К	8

Форма представления результата:

Отчет по работе должен содержать:

1. наименование работы и цель работы;
2. результаты работы;
3. выводы по работе.

Критерии оценки:

Оценка «отлично» ставится, если задания выполнены верно.

Оценка «хорошо» ставится, если была допущена одна или две ошибки.

Оценка «удовлетворительно» ставится, если приведено неполное выполнение заданий.

Оценка «неудовлетворительно» ставится, если задание не выполнено.

Тема 1.11. Устройства преобразования сигналов в цифровой технике Практическая работа №13. Расчет параметров ЦАП/АЦП

Цель: научиться выполнять анализ и синтез схем сумматоров.

Выполнив работу, Вы будете:

уметь:

- выполнять анализ и синтез схем цифровых устройств;
- разрабатывать схемы цифровых устройств на основе интегральных схем разной степени интеграции.

Выполнение практической работы способствует формированию:

ОК 01. Выбирать способы решения задач профессиональной деятельности применительно к различным контекстам;

ОК 05 Осуществлять устную и письменную коммуникацию на государственном языке Российской Федерации с учетом особенностей социального и культурного контекста;

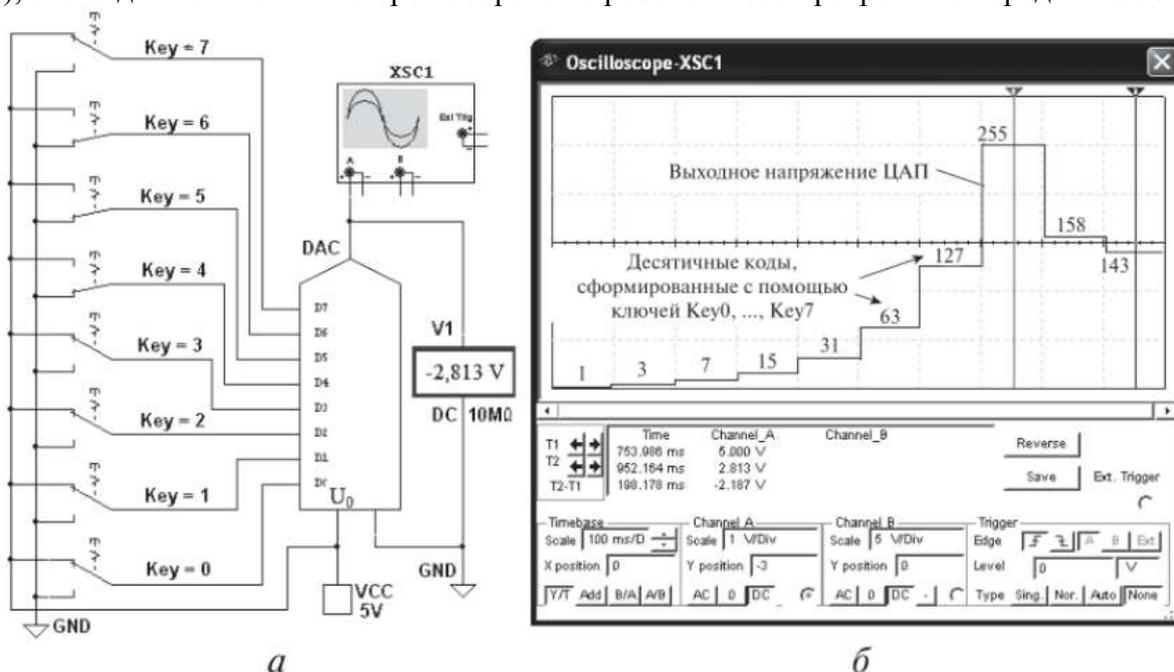
ОК 09 Пользоваться профессиональной документацией на государственном и иностранном языках.

ПК 1.1. Анализировать требования технического задания на проектирование цифровых систем.

ПК 1.2. Разрабатывать схемы электронных устройств на основе интегральных схем разной степени интеграции в соответствии с техническим заданием.

Краткие теоретические сведения

Пример 1. Определить разрешающую способность 8-разрядной модели ЦАП (DAC) (рис. 9.11, а), схема для испытания которой собрана на рабочем поле программной среды Multisim.



На входы D0, ..., D7 модели ЦАП подавались входные десятичные коды 1, 3, 7, 15, 31, 63, 127, 255 (двоичные коды от 000000012 до 111111112), сформированные посредством поочередного включения ключей Key0, ..., Key7 (снизу вверх) к эталонному напряжению (V_{CC}) $U_0 = 5$ В, затем посредством размыкания ключей Key6, Key5 и Key0 (код 15810) и, наконец, посредством размыкания ключа Key0 и дополнительного замыкания ключа Key4 (код 14310) (рис. 9.11, б). Ступени выходного напряжения модели ЦАП (при эталонном напряжении $U_0 = 5$ В) измерялись с помощью вольтметра V1 и осциллографа XSC1, после установки на его экране визирных линий на соответствующие ступени выходного напряжения (см. рис. 9.11, б).

Решение.

1. Расчетное значение младшего разряда ЦАП при разрядности двоичного кода $n = 8$ и эталонном напряжении $U_0 = 5$ В:

$$ЗМР_p = U_0 / (2^8 - 1) = 5 / 255 = 0,01961 \text{ В.}$$

2. При входном коде 100011112 (14310) выходное напряжение модели ЦАП $U_{a1} = 2,813$ В (см. показание вольтметра V1 на рис. 9.11, а), как и на напряжения ступени выходного напряжения модели ЦАП при входном коде 14310 (см. значение напряжения внизу экрана осциллографа, соответствующего положению правой визирной линии на рис. 9.11, б). Тогда значение младшего разряда модели ЦАП:

$$ЗМР_m = U_{a1} / N = 2,813 / 143 = 0,01967 \text{ В.}$$

3. Абсолютная погрешность $ЗМР$ модели ЦАП:

$$\delta ЗМР = ЗМР_p - ЗМР_m = 0,01961 - 0,01967 = -0,00006 \text{ В } (-60 \text{ мкВ}).$$

4. Среднее значение ступени выходного напряжения модели ЦАП между кодами 25510 и 14310, при которых выходные напряжения $U_{a2} = 5$ В и $U_{a1} = 2,813$ В, соответствующие положениям визирных линий на рис. 9.11, б:

$$ЗМР_{cp} = (U_{a2} - U_{a1}) / (255 - 143) = 5 - 2,813 = 2,187 / 112 = 0,01953 \text{ В.}$$

5. Абсолютная погрешность среднего значения младшего разряда модели ЦАП:

$$\delta_{cp} ЗМР = ЗМР_p - ЗМР_{cp} = 0,01961 - 0,01953 = 0,00007 \text{ В } (70 \text{ мкВ}).$$

Пример 2. Провести анализ выходных данных 8-разрядной модели АЦП (ADC) с ЦАП (DAC), схема для испытания которой собрана на рабочем поле программной среды Multisim рис. 9.18).

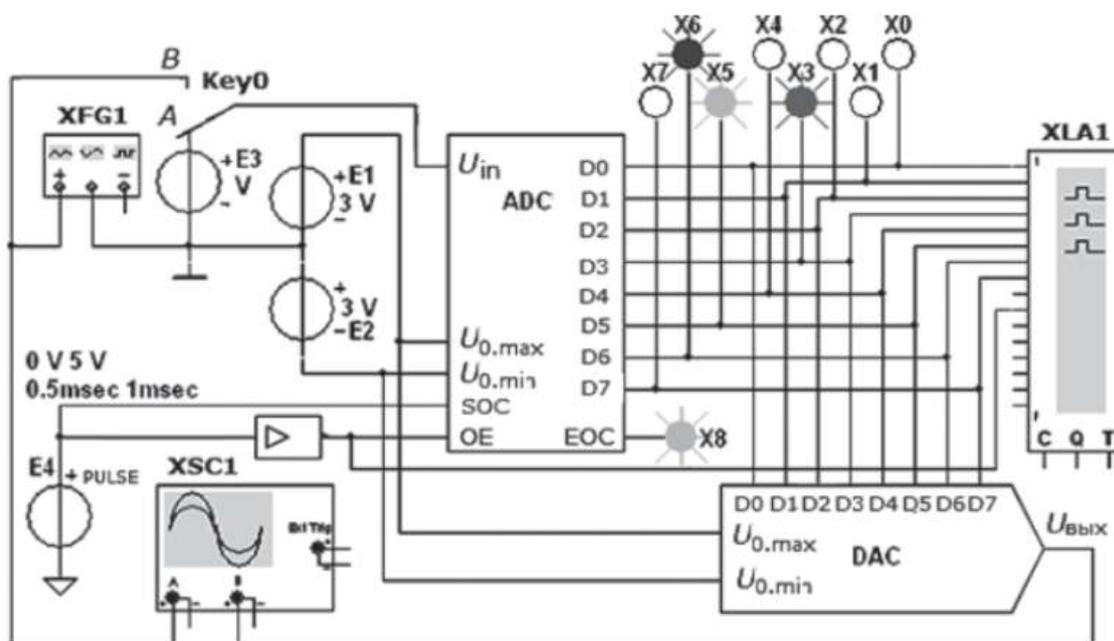


Рис. 9.18

Рис. 9.18

В схему модели АЦП включены:

- собственно модель 8-разрядного АЦП;
- источники эталонного напряжения E1 и E2, подключенные к входам $U_{0,max}$ и $U_{0,min}$ АЦП и ЦАП;
- генератор E4 прямоугольных импульсов с частотой 1 кГц, подключенный к входу SOC для синхронизации работы АЦП и, через инвертор, к входу OE разрешения на выдачу двоичной информации на выходы D0, ..., D7 АЦП, с которыми соединены входы логического анализатора XLA1, светодиоды X7, ..., X0 и входы D0, ..., D7 ЦАП;
- функциональный генератор XFG1 — источник постоянного, пилообразного и синусоидального напряжений $u_{вх}$, подключаемый (при положении А ключа Key0) к входу U_{in} АЦП;

–8-разрядный ЦАП и осциллограф XSC1. Выход ЕОС служит для передачи двоичной информации АЦП, например, на ВУ.

Решение.

1. Для определения точности преобразования АЦП уровней входного напряжения $u_{вх}$ в цифровой код с помощью светодиодов X7, ..., X0, логического анализатора XLA1 сигнала, а также ЦАП и осциллографа XSC1, подадим поочередно уровни постоянного входного напряжения, задаваемые в диалоговом окне генератора ЕЗ, $u_{вх} = 0,1; 0,5; 1,0; 2,0; 2,5; 2,9; -1,0$ В, а после запусков и остановок программы моделирования АЦП занесем во второй столбец табл. 9.2 значения ступеней напряжения $u_{вых}$ с выхода ЦАП, измеряемые на экране осциллографа с помощью визирной линии.

2. Определяем двоичные эквиваленты $D(2)$ преобразованных уровней напряжения по свечению светодиодов X7, ..., X0, например 011010002 (см. рис. 9.18, справа вверху) и их десятичные инверсные эквиваленты, например $D(10)_{инв} = 10410_{инв}$, с выхода АЦП, заносим в третий и четвертый столбцы табл. 9.2.

Таблица 9.2

$u_{вх}, В$	$u_{вых.ЦАП}, В$	$D(2)$	$D(10)_{инв}$	$D(10)$	$D(10)_{расч}$	$\Delta U, \%$
0,1	0,09375	10000100	132	4	4,25	6,25
0,5	0,5156	10010101	149	21	21,25	3,12
1,0	0,9644	10101010	170	42	42,5	3,56
2,0	2,017	11010101	213	85	85,0	0,85
2,5	2,484	11101010	234	106	106,25	0,64
2,9	2,906	11111011	251	123	123,25	0,21
-1,0	-0,9644	01010101	85	-43	-42,5	3,56

3. Пересчитываем десятичные инверсные сигналы $D(10)_{инв}$, получаемые с выхода АЦП, на неинверсные $D(10)$ по выражению $D(10) = D(10)_{инв} - 128$ и заносим в пятый столбец таблицы.

4. Определяем расчетные десятичные эквиваленты $D(10)_{расч}$ двоичного кода $D(2)$ на выходе АЦП при заданном значении входного напряжения $u_{вх}$ по формуле:

$$D(10)_{расч} = (28 - 1)u_{вх} / (E1 + \square - E2 \square)$$

и заносим во второй справа столбец таблицы.

5. Определяем погрешности измерений напряжения в процентах (%):

$$\Delta U = 100(u_{вых.ЦАП} - u_{вх}) / u_{вх}$$

и заносим в правый столбец таблицы.

6. В качестве примера определим расчетный десятичный эквивалент $D(10)_{расч}$ и погрешность ΔU при $E1 = 3$ В, $E2 = -3$ В, $u_{вх} = 1$ В, $D(2) = 101010102$ и $D(10) = 42$:

$$D(10)_{расч} = 255 \cdot 1 / 6 = 42,5,$$

$$\Delta U = 100(0,9644 - 1,0) = 3,56\%.$$

7. Анализ данных таблицы показывает, что погрешность преобразования аналогового напряжения в бинарный (или десятичный) код уменьшается при приближении кодируемой величины напряжения к величинам эталонных напряжений $U0_{max}$ и $U0_{min}$. Так, при $u_{вх} = 0,1$ В погрешность преобразования ΔU составила 6,25%, а при $u_{вх} = 2,9$ В погрешность преобразования $\Delta U = 0,21\%$.

Практические задания

Задание 1. При условии Примера 2 провести анализ процесса преобразования входного напряжения треугольной формы в цифровые коды, а затем с помощью ЦАП — в ступенчатое напряжение ивых.ЦАП. Исходные данные представлены на рис. 9.19

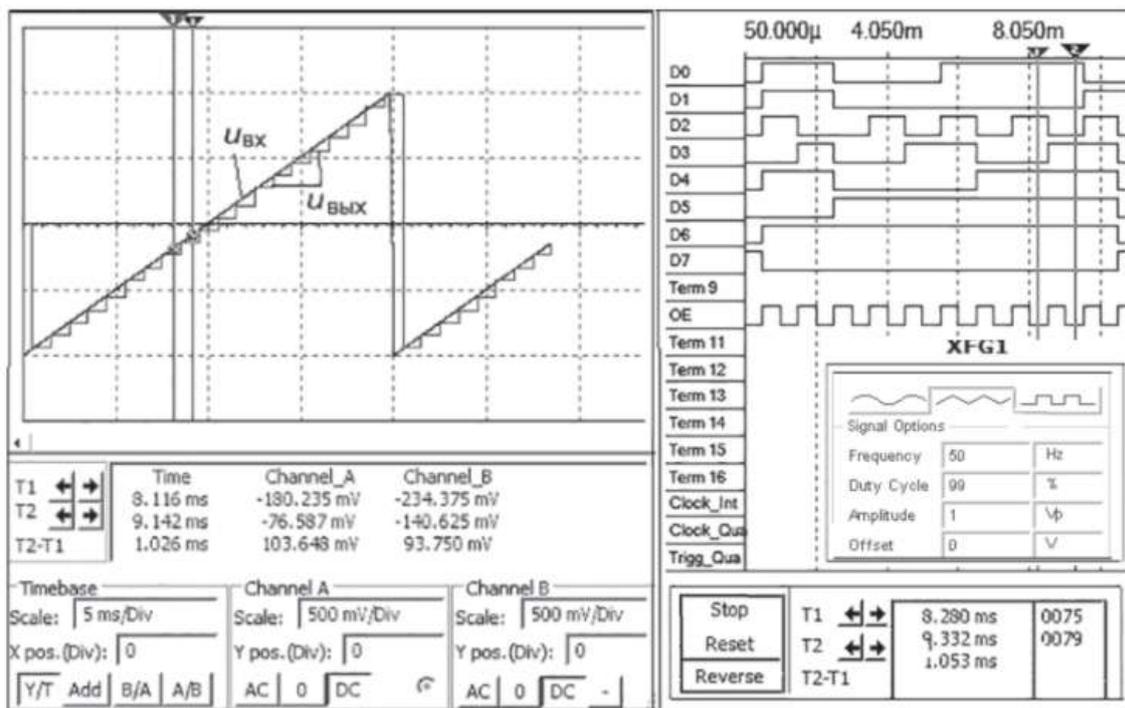


Рис. 9.19

Задание 2. При условии упражнения Примера 1 провести анализ процесса преобразования АЦП входного синусоидального напряжения в цифровые коды, а затем с помощью ЦАП — в ступенчатое напряжение ивых. ЦАП. Исходные данные представлены на рис. 9.20

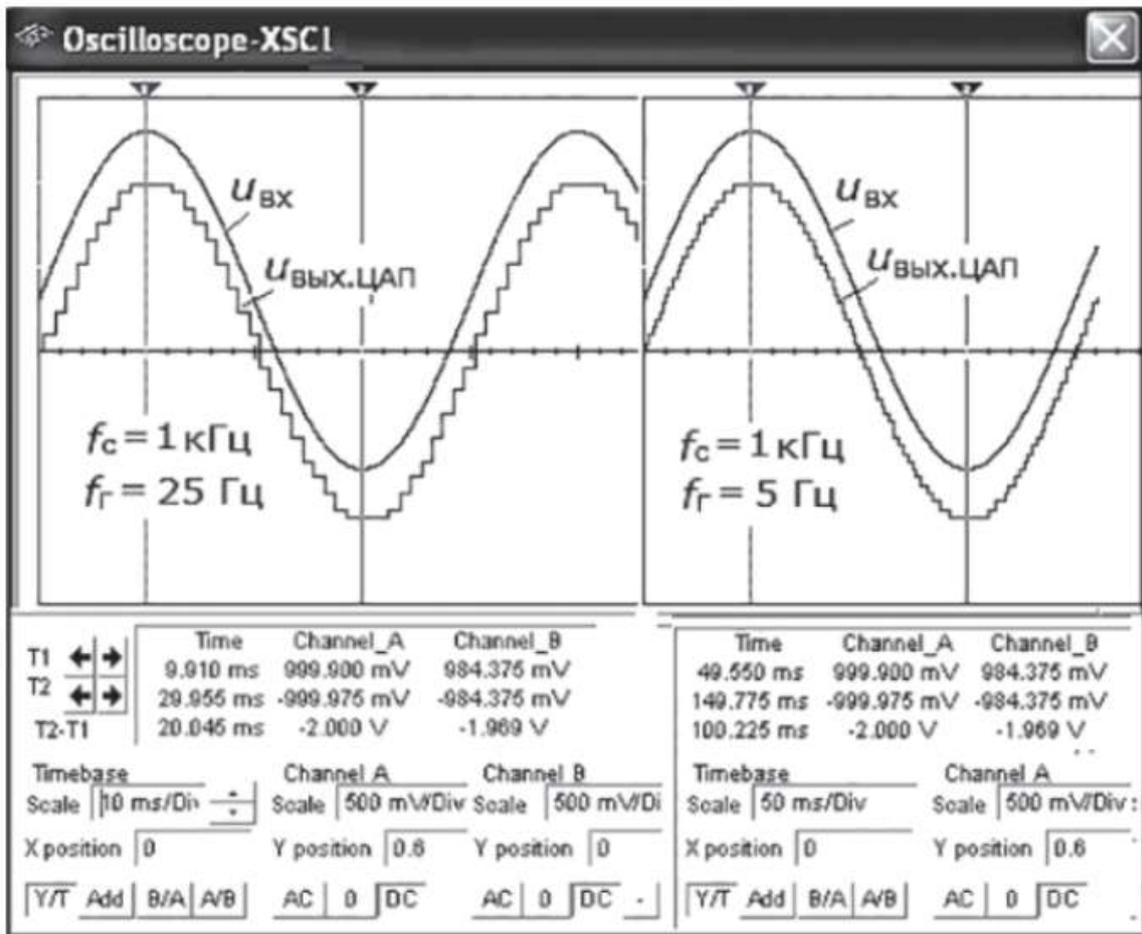


Рис. 9.20

Форма представления результата:

Отчет по работе должен содержать:

1. наименование работы и цель работы;
2. результаты работы;
3. выводы по работе.

Критерии оценки:

Оценка «отлично» ставится, если задания выполнены верно.

Оценка «хорошо» ставится, если была допущена одна или две ошибки.

Оценка «удовлетворительно» ставится, если приведено неполное выполнение заданий.

Оценка «неудовлетворительно» ставится, если задание не выполнено.

ОПИСАНИЕ СТЕНДА И ОБЩИЕ РЕКОМЕНДАЦИИ ПО ВЫПОЛНЕНИЮ ЛАБОРАТОРНЫХ РАБОТ

При проведении лабораторных работ используется стенд в моноблочном варианте исполнения «Основы цифровой электроники», комплект соединительных проводов и цифровой осциллограф.

Описание стенда

Общие вид стенда «Основы цифровой техники» представлен на рис.1.

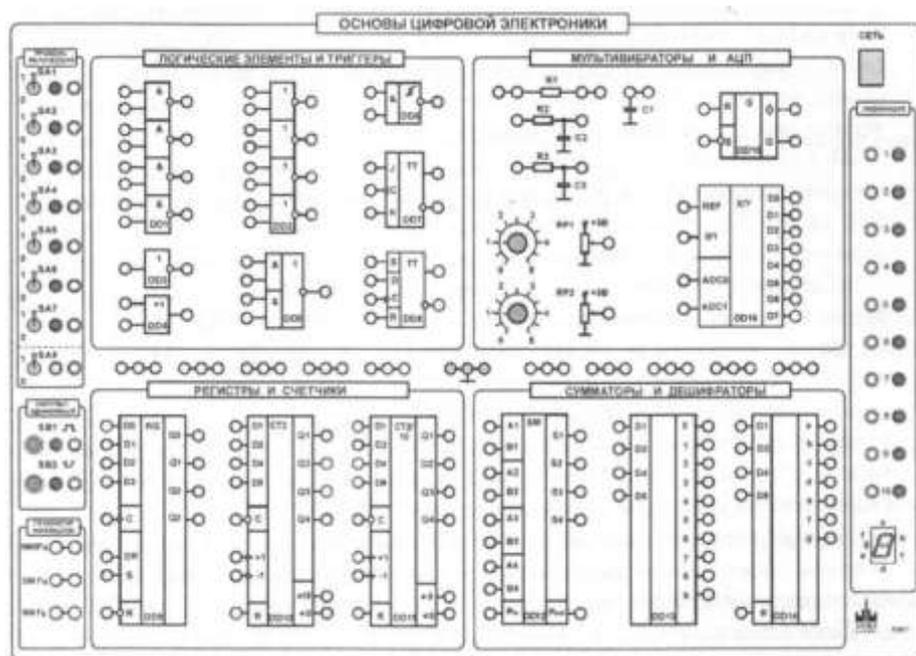


Рис. 1. Общий вид моноблока

Моноблок питается от однофазного напряжения 220 В. Клавишный выключатель питания (Сеть) расположен на передней панели, справа вверху. Моноблок содержит следующие основные функциональные части:

- **поле логических уровней**, позволяющих устанавливать на выходных гнездах уровни логического нуля или единицы;
- **поле одиночных импульсов**, позволяющих получить одиночный импульс нарастающий (положительный) либо спадающий (отрицательный);
- **генератор импульсов**, вырабатывающий три фиксированные частоты положительных импульсов 100 Гц, 200 Гц и 1600 Гц;
- **поле индикации**, на котором десять светодиодных индикаторов и один семисегментный, индицирующие нулевое или единичное (при свечении) состояние;
- **логические элементы и триггеры** - поле, на котором исследуются базовые логические элементы и триггеры;
- **регистры и счетчики** - поле, на котором исследуются сдвиговый и параллельный регистр, а также двоичный и двоично-десятичный счетчики;
- **сумматоры и дешифраторы** - поле, на котором исследуются полный сумматор и дешифраторы;
- **мультивибраторы и АЦП** - поле, на котором исследуются схемы мультивибраторов и аналого-цифровых преобразователей.

Органы управления и индикации объединены на стенде в функциональные группы и снабжены надписями на лицевой панели (рис. 1).

Источник сигналов «Уровень логический» предназначен для формирования логических сигналов высокого «1» и низкого «0» уровней. Включение соответствующих сигналов осуществляется при помощи тумблеров SA1 - SA8. С помощью светодиодов осуществляется индикация сигналов, соответствующих логической «1». Уровень «1» соответствует 3,5...5 В.

Источник сигнала «Импульс одиночный» формирует одиночные импульсы с положительной и отрицательной полярностью. При нажатии на кнопку SB1 на выходе генератора, находящегося в состоянии «0», вырабатывается сигнал логической «1», а при нажатии на кнопку SB2 - сигнал логического «0».

«Генератор импульсов» генерирует последовательности положительных прямоугольных импульсов с частотами 100 Гц, 200 Гц и 1600 Гц.

На рабочем поле «Мультивибраторы и АЦП» имеются два источника регулируемого постоянного напряжения (0 - 5 В) RP1 и RP2.

На поле «Индикация» осуществляется индикация сигналов логической «1» на подключаемых к гнездам на этом поле выходных сигналов микросхем. Индикация может производиться и с помощью семисегментного индикатора, подключенного к расположенному рядом с ним дешифратору DD14.

На передней панели, в центре, имеются гнезда (черного цвета) общей точки (\perp). Минусы всех источников, генераторов и микросхем подсоединены к этому потенциалу внутри стенда. В дальнейшем эти цепи на схемах не изображаются.

Также в центре, в одну линию с клеммами общей точки (черного цвета), имеется цепь клемм-коннекторов (желтого цвета), используемых для разветвления схемы при нехватке гнезд.

Порядок выполнения работ

Перед выполнением работ все студенты должны изучить правила техники безопасности применительно к лаборатории цифровой электроники, для чего преподавателем проводится инструктаж. Краткий инструктаж проводится также на каждом занятии.

При подготовке к лабораторной работе необходимо:

- 1) ознакомиться с ее содержанием и, пользуясь рекомендованной литературой и конспектом лекций, изучить теоретические положения, на которых базируется работа;
- 2) выполнить предварительные расчеты, составить таблицы, нарисовать схемы, указанные в задании; преподаватель может задать варианты заданий;
- 3) изучить схему лабораторной установки и продумать методику выполнения лабораторной работы;
- 4) ответить на контрольные вопросы.

Перед выполнением каждой лабораторной работы необходимо ответить на контрольные вопросы пособия и представить отчет по предыдущей работе.

При выполнении лабораторной работы необходимо:

- 1) ознакомиться с рабочим местом, проверить наличие необходимых соединительных проводов;
- 2) произвести сборку схемы;
- 3) после разрешения преподавателя включить питание и приступить к выполнению работы;
- 4) в ходе работы и по ее окончанию полученные данные представлять на проверку преподавателю;
- 5) схему разбирать только после проверки преподавателем результатов опыта (перед разборкой не забудьте выключить источник питания!);
- б) по окончании работы привести в порядок рабочее место.

Оформление отчетов по лабораторным работам

В отчете должна быть сформулирована цель проведенной работы и представлены следующие материалы:

- 1) схемы экспериментов;
- 2) расчеты и построения к домашнему заданию;
- 3) экспериментальные характеристики;
- 4) обработанные осциллограммы;
- 5) выводы (анализ экспериментальных данных, вида кривых, причин погрешностей и т. д.).

Опытные точки могут иметь разброс. Экспериментальные кривые проводят плавно, максимально приближая к экспериментальным точкам. На графиках приводят название, обозначают, к какому опыту они относятся, и указывают постоянные величины, определяющие условия опыта. На осях координат надо обязательно указать, какая величина по ним отложена, в каких единицах она измеряется, и нанести деления. Цена деления должна быть удобной для работы.

Пример оформления осциллограммы приведен на рис. 2.

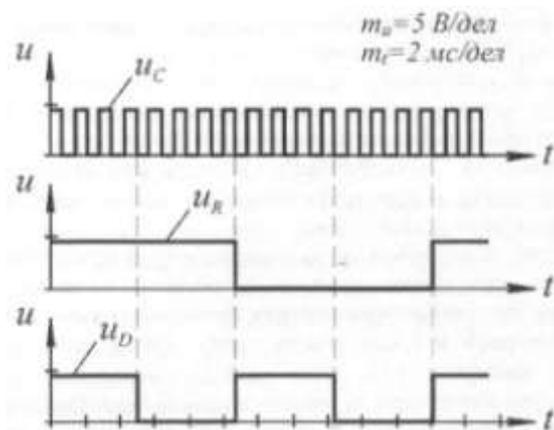


Рис.2. Пример оформления осциллограмм

Тема 1.2. Интегральное исполнение базовых цифровых элементов Лабораторное занятие №1

Исследование работы логических элементов и проверка их на работоспособность

Цель работы: тестирование и определение работоспособности логических элементов: «И-НЕ», «ИЛИ-НЕ», «НЕ», «ИСКЛЮЧАЮЩЕЕ ИЛИ», «И-ИЛИ-НЕ».

Выполнив работу, Вы будете:

уметь:

- проводить исследования работы цифровых устройств и проверку их на работоспособность.

Выполнение практической работы способствует формированию:

ОК 01. Выбирать способы решения задач профессиональной деятельности применительно к различным контекстам;

ОК 04 Эффективно взаимодействовать и работать в коллективе и команде;

ОК 05 Осуществлять устную и письменную коммуникацию на государственном языке Российской Федерации с учетом особенностей социального и культурного контекста;

ОК 07 Содействовать сохранению окружающей среды, ресурсосбережению, применять знания об изменении климата, принципы бережливого производства, эффективно действовать в чрезвычайных ситуациях;

ОК 08 Использовать средства физической культуры для сохранения и укрепления здоровья в процессе профессиональной деятельности и поддержания необходимого уровня физической подготовленности;

ОК 09 Пользоваться профессиональной документацией на государственном и иностранном языках.

ПК 1.1. Анализировать требования технического задания на проектирование цифровых систем.

Материальное обеспечение: стенды «Основы цифровой электроники», осциллограф.

1. Теоретические сведения

Основу современной вычислительной техники составляют полупроводниковые интегральные микросхемы (ИМС). Простейшими ИМС являются цифровые логические элементы.

Цифровые логические элементы — это микроэлектронные изделия, предназначенные для преобразования и обработки дискретных сигналов.

В ИМС, выполненных по технологии КМОП, в качестве базового элемента используются ключевые схемы, построенные на комплиментарных МОП-транзисторах, т.е. используются полевые транзисторы со структурой Металл – Оксид кремния – Полупроводник двух типов: с n – каналом и с p – каналом. Наряду с ИМС КМОП существуют ИМС n – МОП и p – МОП.

В данной работе исследуются простейшие комбинационные логические схемы типа «И-НЕ», «ИЛИ», «НЕ», «ИСКЛЮЧАЮЩЕЕ ИЛИ», «И-ИЛИ-НЕ», внутренняя структура которых построена на основе КМОП-логики.

2. Описание лабораторной установки

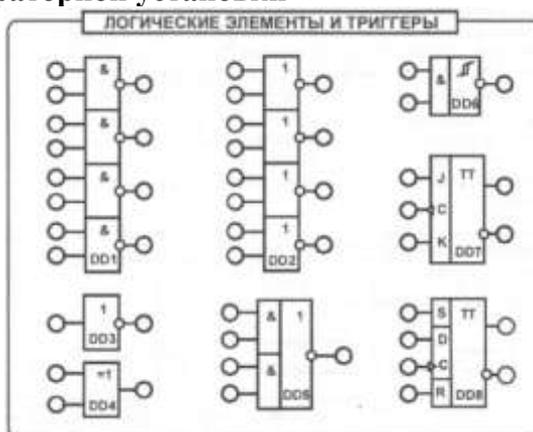


Рис.3. Используемое рабочее поле станда

Логические элементы: «И-НЕ», «ИЛИ-НЕ», «НЕ», «ИСКЛЮЧАЮЩЕЕ ИЛИ», «И-ИЛИ-НЕ». исследуются на рабочем поле «ЛОГИЧЕСКИЕ ЭЛЕМЕНТЫ И ТРИГГЕРЫ» (рис. 1).

Источник сигналов «Уровень логический» предназначен для формирования логических сигналов высокого «1» и низкого «0» уровней. Включение соответствующих сигналов осуществляется при помощи тумблеров SA1 - SA8. С помощью светодиодов осуществляется индикация сигналов, соответствующих логической «1».

Входные сигналы подаются на входы исследуемых микросхем.

«Генератор» генерирует последовательности положительных прямоугольных импульсов с частотами 100 Гц; 200 Гц и 1600 Гц.

С помощью светодиодов поля «Индикация» осуществляется индикация сигналов логической «1».

3. Задание

3.1 Экспериментальное исследование двухвходовых элементов

а) составить таблицу истинности для двухвходовых логических элементов «И-НЕ», «ИЛИ-НЕ», «Исключающее ИЛИ» (ИМС DD1, DD2, DD4) и проверить их исправность. Для этого собрать схему (рис. 4), подключив выходы гнезд «Уровень логический» к соответствующим входам (находящимся на одной горизонтали) логического элемента «И-НЕ» («ИЛИ-НЕ», «Исключающее ИЛИ»). Включить тумблер «Сеть». Задавая различные комбинации входных логических сигналов тумблерами SA1 и SA2, фиксировать по светодиоду выходной сигнал логического элемента. Результаты занести в табл. 1. Выключить тумблер «Сеть». Сравнив результаты с эталонными таблицами истинности определить, исправен ли элемент.

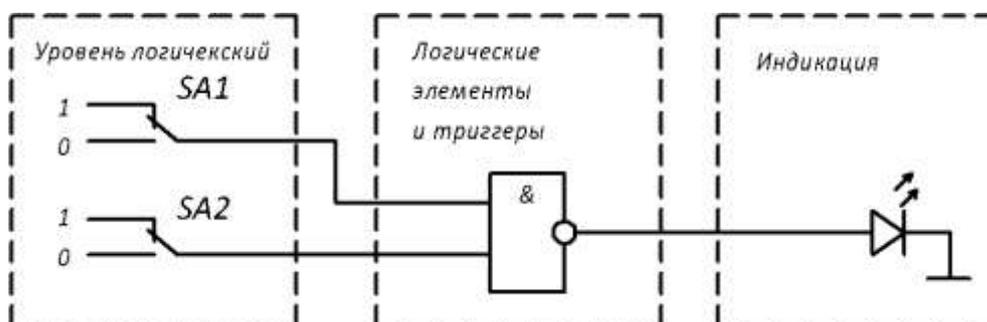


Рис. 4. Схема соединений для исследования логического элемента И-НЕ

Таблица 1

Входы	Выход
-------	-------

X1	X2	Y		
		И-НЕ	ИЛИ-НЕ	Исключающее ИЛИ
0	0			
0	1			
1	0			
1	1			

б) проверить работу логических элементов «И-НЕ» («ИЛИ-НЕ», «Исключающее ИЛИ») с помощью осциллографа, подключив выходные гнезда «Генератора» с частотой 100 Гц и 200 Гц к входам «X1» и «X2» логического элемента (см. рис. 5). Для этого вход осциллографа СН1 (канал 1) подключить к входу «X1» элемента «И-НЕ» («ИЛИ-НЕ», «Исключающее ИЛИ»), а вход осциллографа СН2 (канал 2) - к входу «X2» элемента (корпус осциллографа соединить с общей точкой стенда), включить тумблер «Сеть». Зарисовать на кальке входные сигналы друг под другом. Переключить вход осциллографа СН2 к «Выходу» элемента «И-НЕ» («ИЛИ-НЕ», «Исключающее ИЛИ»), и зарисовать на той же кальке выходной сигнал. Выключить тумблер «Сеть». Сравнив результаты обработки осциллограмм с составленными таблицами истинности определить, исправен ли элемент;

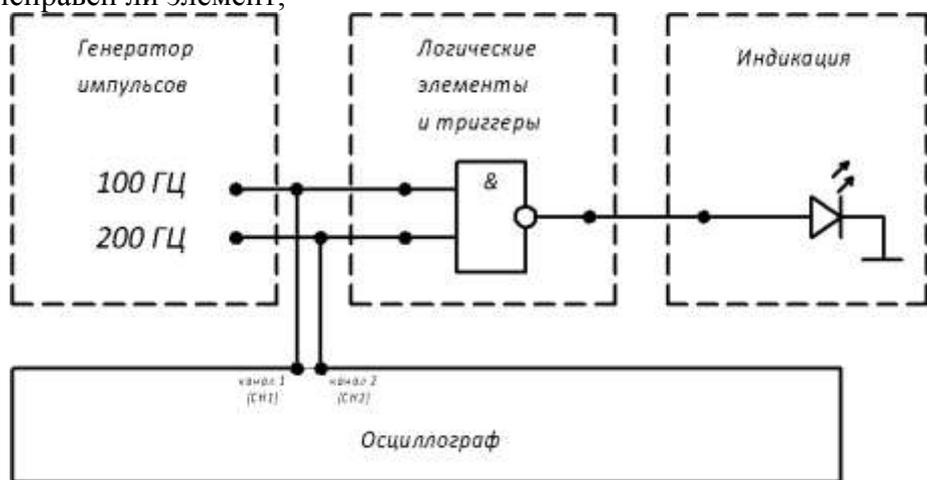


Рис.3 Схема соединений для исследования логического элемента И-НЕ с помощью осциллографа

3.2 Экспериментальное исследование логического элемента «НЕ»:

а) составить таблицу истинности для логического элемента «НЕ» (ИМС DD3) и проверить его исправность. Для этого собрать схему, аналогичную рис. 4, подключив выход гнезд «Уровень логический» к соответствующему входу логического элемента «НЕ». Включить тумблер «Сеть». Задавая различные комбинации входных логических сигналов тумблером SA1, фиксировать по светодиоду выходной сигнал логического элемента. Результаты занести в табл. 2. Выключить тумблер «Сеть». Сравнив результаты с эталонными таблицами истинности определить, исправен ли элемент.

Таблица 2

Вход	Выход
X1	Y
0	
1	

б) проверить работу логического элемента «НЕ» с помощью осциллографа, подключив выходные гнезда «Генератора» с частотой 100 Гц ко входу «X1» логического элемента. Для этого вход осциллографа СН1 (канал 1) подключить к входу «X1» элемента «НЕ», а вход осциллографа СН2 (канал 2) - к выходу элемента (корпус осциллографа соединить с общей точкой стенда), включить тумблер «Сеть». Зарисовать на кальке входной и выходной сигналы

друг под другом. Выключить тумблер «Сеть». Сравнив результаты обработки осциллограмм с составленными таблицами истинности определить, исправен ли элемент.

3.3 Экспериментальное исследование логического элемента «И-ИЛИ-НЕ»:

а) составить таблицу истинности для четырехвходового логического элемента «И—ИЛИ-НЕ» (ИМС DD5) и проверить его исправность. Для этого собрать схему аналогично рис. 4, подключив выходы гнезд «Уровень логический» к соответствующим входам (находящимся на одной горизонтали) логического элемента «И-ИЛИ-НЕ». Включить тумблер «Сеть». Задавая различные комбинации входных логических сигналов тумблерами SA1, SA2, SA3 и SA4, фиксировать по светодиоду выходной сигнал логического элемента. Результаты занести в табл. 3. Выключить тумблер «Сеть». Сравнив результаты с эталонными таблицами истинности определить, исправен ли элемент.

Таблица 3.

Входы				Выход	Входы				Выход
X1	X2	X3	X4	Y	X1	X2	X3	X4	Y
0	0	0	0		1	0	0	0	
0	0	0	1		1	0	0	1	
0	0	1	0		1	0	1	0	
0	0	1	1		1	0	1	1	
0	1	0	0		1	1	0	0	
0	1	0	1		1	1	0	1	
0	1	1	0		1	1	1	0	
0	1	1	1		1	1	1	1	

4. Содержание отчета

Отчет должен содержать следующие пункты:

- 1) наименование и цель работы;
- 2) принципиальные электрические схемы для выполненных экспериментов;
- 3) результаты экспериментальных исследований, помещенные в соответствующие таблицы;
- 4) оформленные осциллограммы;
- 5) выводы по работе.

5. Контрольные вопросы

1. Дайте определение цифровым логическим элементам
2. Какие транзисторы используют в базовой схеме элементов КМОП?
3. Какие виды логики вы знаете кроме КМОП?
4. Назовите основные преимущества и недостатки КМОП-логики по сравнению с ТТЛ.
5. Что такое таблица истинности?
6. Какие логические элементы исследуются в данной работе, и к какому виду логики они относятся?
7. Перечислите основные параметры логических элементов.
8. Приведите структурную схему логического элемента «И-НЕ» на основе КМОП.
9. Составьте таблицы истинности для логических элементов «И-НЕ», «ИЛИ- НЕ», «НЕ», «Исключающее ИЛИ», «И-ИЛИ-НЕ».
10. Нарисуйте схемные обозначения трехвходовых логических элементов «И-НЕ», «ИЛИ-НЕ».

Критерии оценки:

Оценка «отлично» ставится, если эксперимент проведён, обработаны результаты, выполнены все задания, работа оформлена в соответствии с требованиями.

Оценка «хорошо» ставится, если были допущены ошибки при проведении эксперимента, обработке результатов или при оформлении отчёта.

Оценка «удовлетворительно» ставится, если эксперимент проведён, приведено неполное выполнение заданий.

Оценка «неудовлетворительно» ставится, если эксперимент не проводился, задание не выполнено.

Лабораторное занятие №2 **Изучение комбинационных схем на логических элементах**

Цель работы: исследование комбинационных схем на основе логических элементов.

Выполнив работу, Вы будете:

уметь:

- проводить исследования работы цифровых устройств и проверку их на работоспособность.

Выполнение практической работы способствует формированию:

ОК 01. Выбирать способы решения задач профессиональной деятельности применительно к различным контекстам;

ОК 04 Эффективно взаимодействовать и работать в коллективе и команде;

ОК 05 Осуществлять устную и письменную коммуникацию на государственном языке Российской Федерации с учетом особенностей социального и культурного контекста;

ОК 07 Содействовать сохранению окружающей среды, ресурсосбережению, применять знания об изменении климата, принципы бережливого производства, эффективно действовать в чрезвычайных ситуациях;

ОК 08 Использовать средства физической культуры для сохранения и укрепления здоровья в процессе профессиональной деятельности и поддержания необходимого уровня физической подготовленности;

ОК 09 Пользоваться профессиональной документацией на государственном и иностранном языках.

ПК 1.1. Анализировать требования технического задания на проектирование цифровых систем.

Материальное обеспечение: стенды «Основы цифровой электроники», осциллограф.

1. Теоретические сведения

В работе исследуются комбинационные схемы на основе логических элементов типа «И-НЕ», «НЕ», «ИЛИ-НЕ», внутренняя структура которых построена на основе КМОП-логики. Также в работе используются РС-цепочки в качестве инерционного элемента (элемента задержки).

Комбинационными схемами называются такие схемы, выходные сигналы которых зависят только от комбинации входных переменных и не зависят от того, в какой последовательности эта комбинация возникла на входе.

Такие схемы широко распространены за счет своей простоты. Их разработка (синтез) осуществляется в два шага:

1. Составляется таблица истинности, отражающая взаимосвязь входных и выходных переменных. По ней записываются логические уравнения. Эти уравнения минимизируются путем непосредственного преобразования логических функций.

2. Выбирается элементная база для создания подобной системы.

Для большинства схем допустимо считать, что в комбинационной схеме преобразование сигнала происходит практически без задержки времени и выходные сигналы формируются практически мгновенно после подачи входной комбинации.

2. Описание лабораторной установки

Логические элементы располагаются на рабочем поле «ЛОГИЧЕСКИЕ ЭЛЕМЕНТЫ И ТРИГГЕРЫ» (рис. 6). Элементы задержки располагаются на рабочем поле «МУЛЬТИВИБРАТОРЫ И АЦП» (рис. 6).

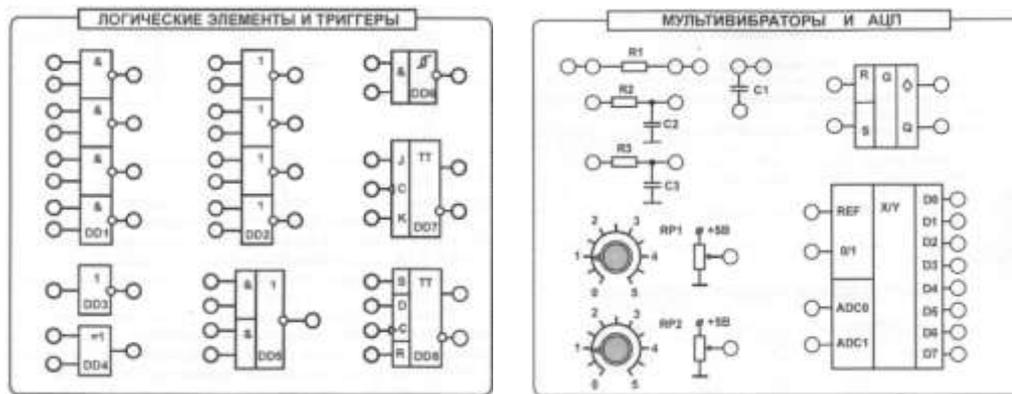


Рис.6. Используемые поля стенда

Источник сигналов «Уровень логический» предназначен для формирования логических сигналов высокого «1» и низкого «0» уровней. Включение соответствующих сигналов осуществляется при помощи тумблеров SA1 - SA8. С помощью светодиодов осуществляется индикация сигналов, соответствующих логической «1».

«Генератор» генерирует последовательности положительных прямоугольных импульсов с частотами 100 Гц; 200 Гц и 1600 Гц.

Коннекторы позволяют увеличить число проводов, подключаемых к одной точке.

С помощью светодиодов поля «Индикация» осуществляется индикация сигналов логической «1».

3. Задание

3.1. Предварительное задание:

По заданной таблице истинности (Рис. 4) составить и минимизировать логическое уравнение для одного из выходных сигналов. Нарисовать схему реализации данного уравнения на элементах ИЛИ-НЕ, И-НЕ.

Пример:

Возьмем за основу сегмент «е» и составим уравнения:

Данный сегмент зажигается четыре раза, для каждого раза есть своя комбинация входных сигналов. Сначала запишем уравнение целиком:

$$e = \bar{X}_1 \cdot \bar{X}_2 \cdot \bar{X}_3 \cdot \bar{X}_4 + \bar{X}_1 \cdot X_2 \cdot \bar{X}_3 \cdot \bar{X}_4 + \bar{X}_1 \cdot X_2 \cdot X_3 \cdot \bar{X}_4 + \bar{X}_1 \cdot \bar{X}_2 \cdot \bar{X}_3 \cdot X_4$$

Преобразуем данное уравнение, воспользовавшись законами преобразования логических функций:

$$e = \bar{X}_1 \cdot \bar{X}_3 + \bar{X}_1 \cdot X_2$$

Так как основу логических элементов на лицевой панели составляют элементы И-НЕ, преобразуем уравнение с помощью законов де Моргана:

$$e = \overline{\overline{\bar{X}_1 \cdot \bar{X}_3} + \overline{\bar{X}_1 \cdot X_2}}$$

$$e = \overline{\overline{\bar{X}_1} \cdot \overline{\bar{X}_3} + \overline{\bar{X}_1} \cdot X_2}$$

Схемы для данных уравнений можно собрать на лицевой панели с помощью элементов DD1, DD2, DD3 и DD5.

Таблица 4. Таблица истинности (фрагмент)

№ п.п.	Входные сигналы				Выходные сигналы						
	X4	X3	X2	X1	a	b	c	d	e	f	g
0	0	0	0	0	1	1	1	1	1	1	0
1	0	0	0	1	0	1	1	0	0	0	0

4. Содержание отчета

Отчет должен содержать следующие пункты:

- 1) наименование и цель работы;
- 2) принципиальные электрические схемы для выполненных экспериментов;
- 3) результаты экспериментальных исследований, помещенные в соответствующие таблицы;
- 4) обработанные осциллограммы;
- 5) выводы по работе.

5. Контрольные вопросы

1. Какие схемы называют комбинационными?
2. Из каких этапов состоит синтез комбинационных схем?
3. Что такое минимизация логических выражений?
4. Перечислите основные законы преобразования логических уравнений.
5. Существует ли задержка в комбинационных схемах? Как влияет её наличие на работу схемы.

Критерии оценки:

Оценка «отлично» ставится, если эксперимент проведён, обработаны результаты, выполнены все задания, работа оформлена в соответствии с требованиями.

Оценка «хорошо» ставится, если были допущены ошибки при проведении эксперимента, обработке результатов или при оформлении отчёта.

Оценка «удовлетворительно» ставится, если эксперимент проведён, приведено неполное выполнение заданий.

Оценка «неудовлетворительно» ставится, если эксперимент не проводился, задание не выполнено.

Тема 1.3. Цифровые последовательностные устройства (ЦПУ): триггеры

Лабораторное занятие №3

Изучение последовательностных схем (триггеры на логических элементах)

Цель работы: исследование последовательностных схем на основе логических элементов

Выполнив работу, Вы будете:

уметь:

- проводить исследования работы цифровых устройств и проверку их на работоспособность.

Выполнение практической работы способствует формированию:

ОК 01. Выбирать способы решения задач профессиональной деятельности применительно к различным контекстам;

ОК 04 Эффективно взаимодействовать и работать в коллективе и команде;

ОК 05 Осуществлять устную и письменную коммуникацию на государственном языке Российской Федерации с учетом особенностей социального и культурного контекста;

ОК 07 Содействовать сохранению окружающей среды, ресурсосбережению, применять знания об изменении климата, принципы бережливого производства, эффективно действовать в чрезвычайных ситуациях;

ОК 08 Использовать средства физической культуры для сохранения и укрепления здоровья в процессе профессиональной деятельности и поддержания необходимого уровня физической подготовленности;

ОК 09 Пользоваться профессиональной документацией на государственном и иностранном языках.

ПК 1.1. Анализировать требования технического задания на проектирование цифровых систем.

Материальное обеспечение: стенды «Основы цифровой электроники», осциллограф.

1. Теоретические сведения

В работе исследуются последовательностные схемы на основе логических элементов типа «И-НЕ», «НЕ», «ИЛИ-НЕ», внутренняя структура которых построена на основе КМОП-логики. Также в работе используются RC-цепочки в качестве инерционного элемента (элемента задержки).

Последовательностными или многотактными схемами называют схемы, в которых одной и той же комбинации входных сигналов, поданной на входы в различной очередности, могут соответствовать различные комбинации выходных сигналов.

Отличительным элементом подобных схем являются элементы памяти. В логических схемах элемент памяти представлен в виде обратной связи с выхода элемента на его вход.

Элементы памяти вводятся в схемы:

1. Если требуется запомнить кратковременный сигнал (нажатие кнопки) - в системах автоматизации такое явление часто носит название самоблокировки.
2. Когда одной и той же комбинации на входе системы соответствует несколько различных выходных комбинаций
3. Для запоминания предыдущего значения

2. Описание лабораторной установки

Логические элементы располагаются на рабочем поле «ЛОГИЧЕСКИЕ ЭЛЕМЕНТЫ И ТРИГГЕРЫ» (рис. 8). Элементы задержки располагаются на рабочем поле «МУЛЬТИВИБРАТОРЫ И АЦП» (рис. 8).

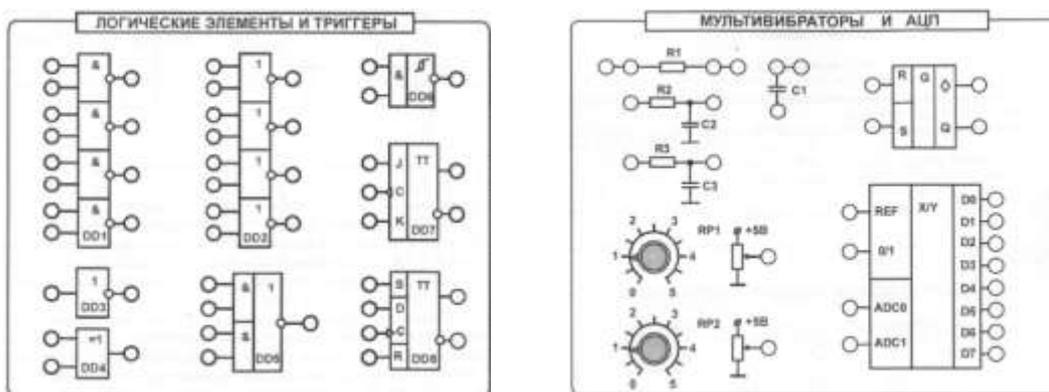


Рис.8. Используемые поля стенда

Источник сигналов «Уровень логический» предназначен для формирования логических сигналов высокого «1» и низкого «0» уровней. Включение соответствующих сигналов осуществляется при помощи тумблеров SA1 - SA8. С помощью светодиодов осуществляется индикация сигналов, соответствующих логической «1».

«Генератор» генерирует последовательности положительных прямоугольных импульсов с частотами 100 Гц; 200 Гц и 1600 Гц.

Коннекторы позволяют увеличить число проводов, подключаемых к одной точке.

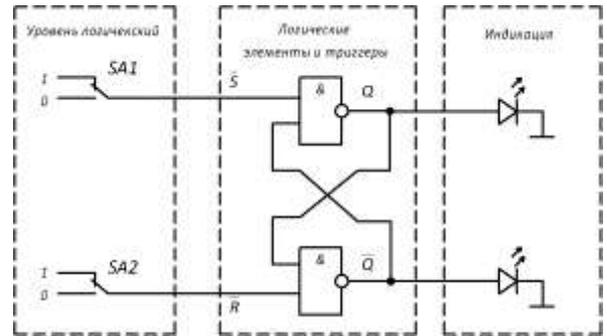
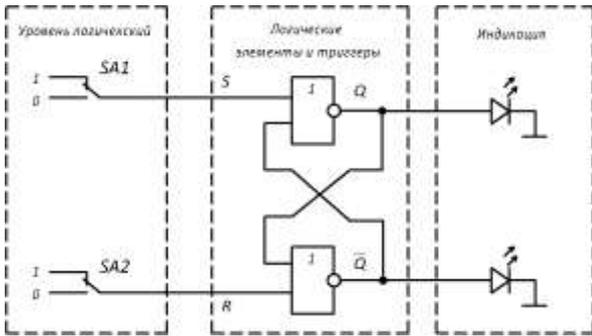
С помощью светодиодов поля «Индикация» осуществляется индикация сигналов логической «1».

3. Задание

3.1. Экспериментальное исследование простейших последовательностных схем RS-триггер на логических элементах ИЛИ-НЕ и И-НЕ:

а) Исследовать работу RS-триггера на основе элементов ИЛИ-НЕ, для этого собрать схему, согласно рисунку 9 (а). Соединить выходы гнезд «Уровень логический» с входами

соответствующих элементов. Соединить перемычками элементы, согласно схеме, при необходимости использовать коннекторы. Выходы схемы подключить к полю «Индикация». Включить тумблер «Сеть». Заполнить таблицу истинности RS-триггера (Таблица 5). Сделайте вывод об исправности триггера.



а)
б)
ис.
9.
Сх

ема соединений для исследования RS-триггера на основе элементов «ИЛИ-НЕ» и «И-НЕ».

б) Исследовать работу инверсного RS-триггера на основе элементов И-НЕ, для этого собрать схему, согласно рисунку 9(б). Аналогично предыдущему заданию заполнить таблицу истинности (Таблица 6). Сделайте вывод об исправности триггера

Таблица 5.

Входы		Выходы	
S	R	Q	Q
0	0		
0	1		
1	0		
1	1		

Таблица 6.

Входы		Выходы	
S	R	Q	Q
0	0		
0	1		
1	0		
1	1		

3.2. Экспериментальное исследование автогенератора:

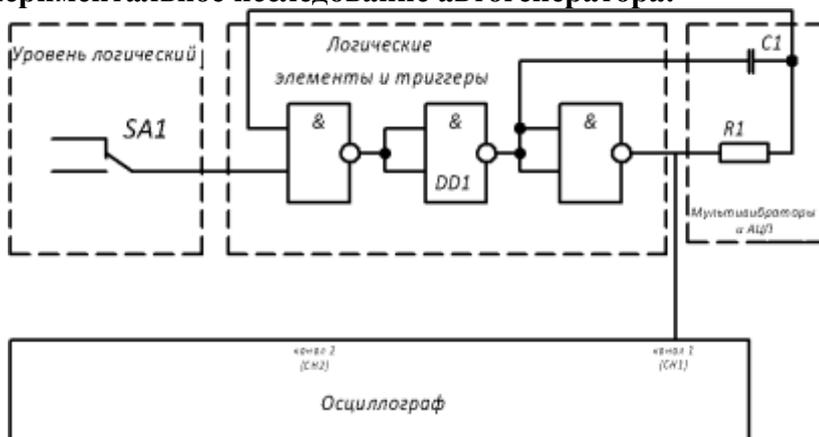


Рис.10. Схема для исследований автогенератора

Для этого собрать схему (Рис.10), подключив высокий логический уровень сигнала к входу первого элемента И-НЕ. Затем подключить вход первого элемента И-НЕ к конденсатору С1. Подключить вход осциллографа СН1 к выходу третьего элемента И-НЕ. Корпус осциллографа

соединить с общей точкой стенда. Включить тумблер «Сеть». Зарисовать осциллограмму выходного сигнала. Выключить тумблер «Сеть». Разобрать схему.

4. Содержание отчета

Отчет должен содержать следующие пункты:

- 1) наименование и цель работы;
- 2) принципиальные электрические схемы для выполненных экспериментов;
- 3) результаты экспериментальных исследований, помещенные в соответствующие таблицы;
- 4) обработанные осциллограммы;
- 5) выводы по работе.

5. Контрольные вопросы

1. Дайте определение последовательностных схем.
2. Чем последовательностные схемы отличаются от комбинационных?
3. Поясните назначение элементов памяти в последовательностных схемах. С какой целью они вводятся?
4. Приведите уравнение функционирования асинхронного RS-триггера.
5. Какая комбинация входных сигналов является запрещенной для RS-триггера?
6. Как изменяется осциллограмма выходного сигнала автогенератора при изменении входного сигнала с 0 на 1, с 1 на 0?

Критерии оценки:

Оценка «отлично» ставится, если эксперимент проведен, обработаны результаты, выполнены все задания, работа оформлена в соответствии с требованиями.

Оценка «хорошо» ставится, если были допущены ошибки при проведении эксперимента, обработке результатов или при оформлении отчёта.

Оценка «удовлетворительно» ставится, если эксперимент проведен, приведено неполное выполнение заданий.

Оценка «неудовлетворительно» ставится, если эксперимент не проводился, задание не выполнено.

Лабораторное занятие №4 Исследование триггеров

Цель работы: тестирование и проверка на работоспособность различных типов триггеров.

Выполнив работу, Вы будете:

уметь:

- проводить исследования работы цифровых устройств и проверку их на работоспособность.

Выполнение практической работы способствует формированию:

ОК 01. Выбирать способы решения задач профессиональной деятельности применительно к различным контекстам;

ОК 04 Эффективно взаимодействовать и работать в коллективе и команде;

ОК 05 Осуществлять устную и письменную коммуникацию на государственном языке Российской Федерации с учетом особенностей социального и культурного контекста;

ОК 07 Содействовать сохранению окружающей среды, ресурсосбережению, применять знания об изменении климата, принципы бережливого производства, эффективно действовать в чрезвычайных ситуациях;

ОК 08 Использовать средства физической культуры для сохранения и укрепления здоровья в процессе профессиональной деятельности и поддержания необходимого уровня физической подготовленности;

ОК 09 Пользоваться профессиональной документацией на государственном и иностранном языках.

ПК 1.1. Анализировать требования технического задания на проектирование цифровых систем.

Материальное обеспечение: стенды «Основы цифровой электроники», осциллограф.

1. Теоретические сведения

В работе исследуются триггеры, внутренняя структура которых построена на основе КМОП-логики.

JK-триггер (DD7) имеет два информационных входа J и K, счетный вход C и два выхода Q и \bar{Q} . Выходы Q, обычно находятся в противофазе, кроме случая подачи на входы S и R запрещенной комбинации сигналов.

Таблица истинности JK-триггера приведена в таблице 7. При этом триггер работает, как синхронный. Запись информации в первую ступень триггера происходит при наличии на входе C низкого уровня напряжения, а переключение второй ступени осуществляются положительным фронтом сигнала по входу C. Его таблица истинности аналогична таблице истинности RS-триггера с прямым управлением. Однако, у него нет запрещенной комбинации сигналов J и K. Как видно из табл. 7, при подаче на входы J и K уровня 1, триггер с каждым счетным импульсом меняет выходное состояние на инверсное, т.е. работает в счетном режиме с коэффициентом деления 2.

Таблица 7. Таблица истинности JK-тр. Таблица 8. Таблица истинности D-тр.

J^n	K^n	Q^n
0	0	Q^{n-1}
0	1	0
1	0	1
1	1	\bar{Q}^{n-1}

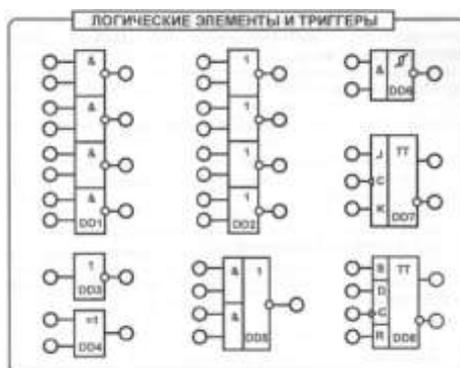
Входы				Выходы	
\underline{C}	\underline{D}	\underline{R}	\underline{S}	\underline{Q}	$\underline{\bar{Q}}$
/	0	0	0	0	1
/	1	0	0	1	0
1	X	0	0	Q	\bar{Q}
X	X	1	0	0	1
X	X	0	1	1	0
X	X	1	1	X	X

D-триггер (DD8) на основе RS-триггера имеет входы «Установка» (S), «Установка 0» (R), информационный (D) и синхронизации (C). У триггера имеется 2 противофазных выхода: Q и \bar{Q} (см. табл.8). Запись информации в первую ступень триггера происходит при наличии на входе C сигнала «0», а изменение состояния на выходе происходит по переднему фронту входного импульса.

Установка триггера по входам S и R принудительная, поэтому сигналы входа синхронизации C и информационного входа D не изменяют состояния триггера на выходе во время действия сигналов S и R. Состояние R=S=1 является запрещенной комбинацией сигналов т.к. предсказать состояние выходов невозможно.

2. Описание лабораторной установки

Исследования в поле «ЛОГИЧЕСКИЕ ЭЛЕМЕНТЫ И ТРИГГЕРЫ» (рис. 11).



триггеров проводятся на рабочем ЭЛЕМЕНТЫ И ТРИГГЕРЫ»

Рис. 11. Используемое рабочее поле стенда

Источник сигналов «Уровень логический» предназначен для формирования логических сигналов высокого «1» и низкого «0» уровней. Включение соответствующих сигналов осуществляется при помощи тумблеров SA1- SA8.

Источник сигналов «Импульс одиночный» формирует одиночные импульсы с положительной () и отрицательной () полярностью. При нажатии на кнопку SB 1 на выходе генератора, находящемся в состоянии «0», вырабатывается сигнал логической «1», а при нажатии на кнопку SB2 - сигнал логического «0».

«Генератор» генерирует последовательности прямоугольных импульсов с частотами 100 Гц; 200 Гц и 1600 Гц.

С помощью светодиодов поля «Индикация» осуществляется индикация сигналов логической единицы.

Коннекторы позволяют увеличить число проводов, подключаемых к одной точке.

3. Задание

3.1. Экспериментальное исследование D-триггера:

а) проверить таблицу истинности D-триггера и определить, исправен ли он. Для этого собрать схему (рис. 12), подключив гнезда «Уровень логический» к входам R, S и D, находящимся на одной горизонтали с соответствующими входами D-триггера. Подключить генератор «Импульс одиночный», формирующий одиночные импульсы с положительной полярностью ко входу C. Включить тумблер «Сеть». Задавая различные комбинации входных логических сигналов тумблерами SA1, SA2 и SA4, фиксировать по светодиодам выходные сигналы триггера. Результаты занести в таблицу. Выключить тумблер «Сеть». Сравнив результаты с таблицей истинности (табл. 8 и 9) определить, исправен ли триггер;

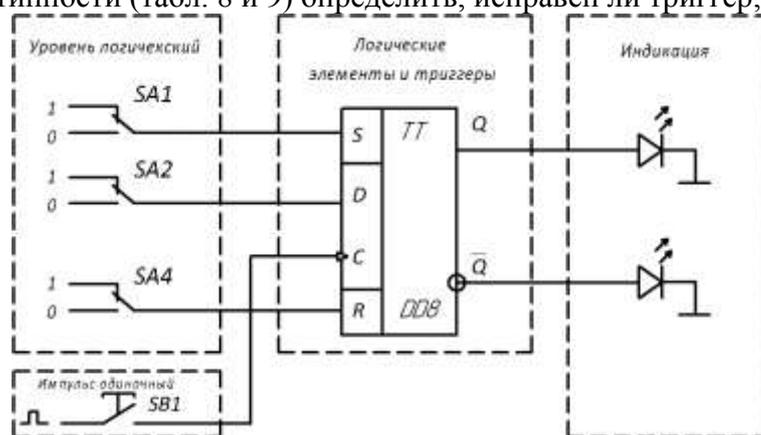


Рис. 12. Схема соединений для исследования D-триггера при подаче на вход одиночных импульсов

б) проверить работу D-триггера с помощью осциллографа при подаче на входы импульсов от генератора (рис. 13). Подключить выходные гнезда «Генератора» с частотой 1600 Гц к входу C, а с частотой 100 Гц к входу D. Входы S и R оставить подключенными к гнездам уровень логический. Вход осциллографа CH1 (канал 1) подключить ко входу D триггера, а вход осциллографа CH2 - ко входу C. Корпус осциллографа соединить с общей точкой модуля.

Зарисовать на кальке входные сигналы друг под другом. Переключить вход осциллографа CH2 к выходу Q, а затем к инверсному выходу Q триггера, зарисовать на той же кальке выходные сигналы друг под другом. Выключить тумблер «Сеть». Сравнив результаты обработки осциллограмм с составленными таблицами истинности определить исправен ли элемент.

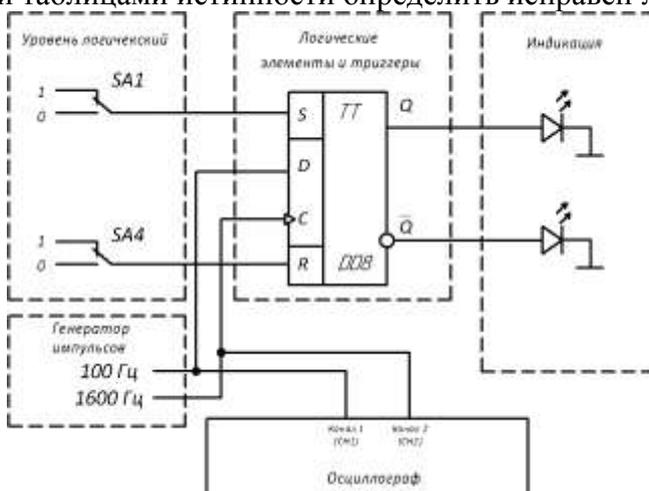


Рис. 13. Схема соединений для исследования D-триггера при подаче на входы импульсов от генератора

Таблица 9. Таблица истинности D-тр.

Входы				Выходы	
<u>C</u>	<u>D</u>	<u>R</u>	<u>S</u>	<u>Q</u>	<u>Q̄</u>
<u>/</u>	<u>0</u>	<u>0</u>	<u>0</u>		
<u>/</u>	<u>1</u>	<u>0</u>	<u>0</u>		
<u>/</u>	<u>X</u>	<u>0</u>	<u>0</u>		
<u>X</u>	<u>X</u>	<u>1</u>	<u>0</u>		
<u>X</u>	<u>X</u>	<u>0</u>	<u>1</u>		
<u>X</u>	<u>X</u>	<u>1</u>	<u>1</u>		

3.2. Экспериментальное исследование JK-триггера

а) проверить таблицу истинности JK-триггера и определить, исправен ли он. Для этого собрать схему (рис. 14), подключив выходы гнезд «Уровень логический» к соответствующим. Подключить источник сигнала «Импульс одиночный», формирующий одиночные импульсы с положительной полярностью, к входу С. Включить тумблер «Сеть». Задавая различные комбинации входных логических сигналов тумблерами SA4 и SA6 на входах J и K и нажимая на кнопку SB1 (синхронизирующий импульс), составить таблицу истинности JK-триггера. Уровню логической «1» на выходе триггера Q соответствует свечение светодиода. Результаты занести в табл. 10. Обратите внимание, на каком фронте синхроимпульса «С» происходит переключение JK-триггера. Выключить тумблер «Сеть». Сравнив результаты с табл. 7 определить, исправен ли триггер;

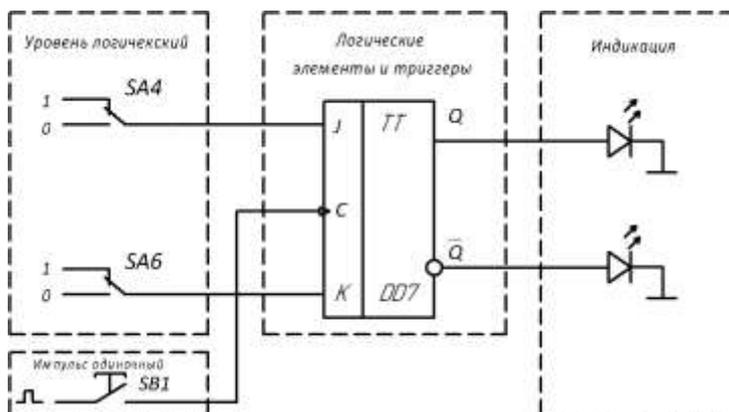


Рис. 14. Схема соединений для исследования JK -триггера при подаче на вход одиночных импульсов

Таблица 10. Таблица истинности JK-тр.

Входы			Выходы	
J	K	C	Q	Q
0	0	—/		
0	1	—/		
1	0	—/		
1	1	—/		

б) проверить работу JK-триггера с помощью осциллографа при подаче на входы импульсов от генератора (рис. 15). Подключить выходные гнезда «Генератора» с частотой 100, 200 и 1600 Гц соответственно к входам J, K и C триггера. Вход осциллографа CH1(канал 1) подключить к входу C триггера, а вход осциллографа CH2 - к входу J. Корпус осциллографа «1» соединить с общей точкой модуля. Включить тумблер «Сеть». Зарисовать на кальке входные сигналы друг под другом. Переключить вход осциллографа CH2 к входу K и зарисовать входной сигнал. Переключить входы осциллографа к выходам Q и Q. Зарисовать на той же кальке выходные сигналы друг под другом. Выключить тумблер «Сеть». Сравнив результаты обработки осциллограмм с таблицами истинности определить, исправен ли элемент.

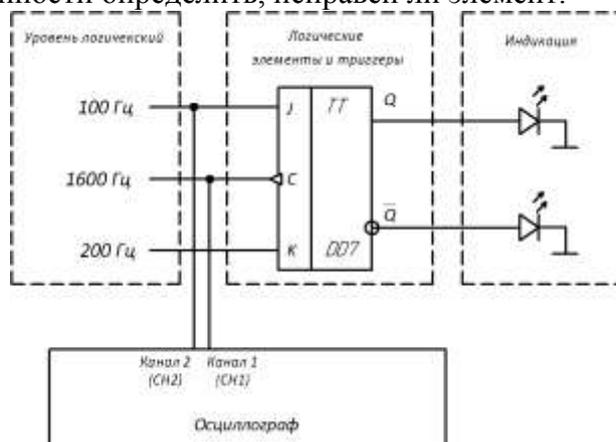


Рис. 15. Схема соединений для исследования JK-триггера при подаче на входы импульсов от генератора

в) проверить работу JK-триггера в счетном режиме. Для этого на входы J и K подать сигналы логической «1» с выходных гнезд «Уровень логический», а на вход C - прямоугольные импульсы с частотой 1600 Гц с выхода «Генератора импульсов». Включить тумблер «Сеть». Нарисовать три осциллограммы на одном рисунке: C(t), Q(t), Q(t). Использовать схему подключения осциллографа в предыдущем опыте к выходам Q и Q. Затем вход осциллографа CH1 подключить к синхронизирующему входу C. Зарисовать на кальке осциллограммы сигналов синхронно друг под другом. Убедиться, что сигналы Q и Q противоположны по знаку. Сравнить частоту сигналов на входе и выходе. Выключить тумблер «Сеть».

4. Содержание отчета

Отчет должен содержать следующие пункты:

- 1) наименование и цель работы;
- 2) принципиальные электрические схемы для выполненных экспериментов;
- 3) результаты экспериментальных исследований, помещенные в соответствующие таблицы;
- 4) обработанные осциллограммы;
- 5) выводы по работе.

5. Контрольные вопросы

1. Что называется триггером?
2. Чем отличаются последовательностные схемы от комбинационных?
3. Что означает термин «запрещенная комбинация» для RS -триггера?
4. При каких комбинациях входных сигналов изменяется состояние RS- триггера?

5. Чем отличаются таблицы истинности RS и JK-триггера?
6. В чем отличие синхронных и асинхронных триггеров?
7. Для чего применяются D-триггеры?
8. Поясните таблицу истинности D-триггера
9. Почему JK-триггер называют универсальным?
10. Нарисуйте схему D-триггера, реализованную на базе JK-триггера.

Критерии оценки:

Оценка «отлично» ставится, если эксперимент проведён, обработаны результаты, выполнены все задания, работа оформлена в соответствии с требованиями.

Оценка «хорошо» ставится, если была допущены ошибки при проведении эксперимента, обработке результатов или при оформлении отчёта.

Оценка «удовлетворительно» ставится, если эксперимент проведён, приведено неполное выполнение заданий.

Оценка «неудовлетворительно» ставится, если эксперимент не проводился, задание не выполнено.

Тема 1.4. Цифровые последовательностные устройства (ЦПУ): счётчики

Лабораторное занятие №5

Исследование счётчиков

Цель работы: тестирование и проверка на работоспособность различных типов счетчиков.

Выполнив работу, Вы будете:

уметь:

- проводить исследования работы цифровых устройств и проверку их на работоспособность.

Выполнение практической работы способствует формированию:

ОК 01. Выбирать способы решения задач профессиональной деятельности применительно к различным контекстам;

ОК 04 Эффективно взаимодействовать и работать в коллективе и команде;

ОК 05 Осуществлять устную и письменную коммуникацию на государственном языке Российской Федерации с учетом особенностей социального и культурного контекста;

ОК 07 Содействовать сохранению окружающей среды, ресурсосбережению, применять знания об изменении климата, принципы бережливого производства, эффективно действовать в чрезвычайных ситуациях;

ОК 08 Использовать средства физической культуры для сохранения и укрепления здоровья в процессе профессиональной деятельности и поддержания необходимого уровня физической подготовленности;

ОК 09 Пользоваться профессиональной документацией на государственном и иностранном языках.

ПК 1.1. Анализировать требования технического задания на проектирование цифровых систем.

Материальное обеспечение: стенды «Основы цифровой электроники», осциллограф.

1. Теоретические сведения

Счетчик – это цифровое устройство, предназначенное для подсчета числа импульсов. В процессе работы счетчик последовательно изменяет свое состояние в определенном порядке. Длина списка разрешенных состояний счетчика называется *модулем пересчета*, *основанием пересчета* или *емкостью счетчика* (K_C).

Одно из возможных состояний счетчика принимается за начальное. Если счетчик начал счет от начального состояния, то каждый импульс, кратный модулю счета K_C снова

устанавливает счетчик в начальное состояние, а на выходе счетчика появляется сигнал переноса Р (или займа Z).

Последовательность внутренних состояний счетчика можно кодировать различными способами. Чаще всего используют:

- двоичное (двоичные счетчики) кодирование;
- двоично-десятичное (декадные счетчики) кодирование

Если коды расположены в возрастающем порядке, то счетчик называют *суммирующим* (Up-counter). Счетчики, у которых коды расположены в убывающем порядке, называют *вычитающими* (Down-counter), а счетчики, у которых направление перебора кода может изменяться, называют *реверсивными* (Up/Down counter).

В работе исследуются четырехразрядные асинхронные двоичный и двоично-десятичный реверсивные счетчики с предустановкой, внутренняя структура которых построена на основе КМОП-логики.

Двоичный четырехразрядный счетчик (DD10, DD11) имеет общий вход сброса «R», вход режима работы «С», входы предустановки D1, D2, D4 и D8, вход суммирования «+1», вход вычитания «-1», четыре выхода: Q1, Q2, Q3, Q4, соответствующие от младшего до старшего разрядам четырехразрядного двоичного кода, а также выходы переноса старшего и младшего разрядов.

Отличительной особенностью асинхронных счетчиков является то, что они представляют собой последовательное включение триггеров, где каждый последующий триггер переключается под действием выходного сигнала предыдущего триггера. Реверсивные счетчики могут работать как в режиме суммирования, так и в режиме вычитания числа счетных импульсов, что определяется двумя счетными входами.

Таблица истинности (таблица рабочих состояний) счетчика (табл. 11) поясняет его работу.

При подаче на вход С низкого уровня 0 счетчик переходит в режим предустановки, в этом режиме подачей сигналов на входы D1-D8 создается соответствующая комбинация на выходах Q1-Q4. При подаче на вход С высокого уровня 1 счетчик переходит в счетный режим. В этом режиме работы пересчет импульсов осуществляется подачей положительного перепада на входы +1 или -1 в зависимости от выполняемой операции (суммирование или вычитание). При превышении максимального числа на выходе (9 для двоично-десятичного или 15 для двоичного счетчика) появляется единица на выходе переноса старшего разряда. Вход R служит для обнуления выходов счетчика вне зависимости от режима работы.

Таблица 11. Таблица состояний двоичного и двоично-десятичного счетчиков

DD10	ВХОДЫ								ВЫХОДЫ					
	R	C	+1	-1	D1	D2	D3	D4	Q1	Q2	Q4	Q8	≥1	≤
СБРОС	1	X	X	0	X	X	X	X	0	0	0	0	1	0
	1	X	X	1	X	X	X	X	0	0	0	0	1	1
ПАРАЛЛЕЛЬНАЯ ЗАГРУЗКА	0	0	X	0	0	0	0	0	0	0	0	0	1	0
	0	0	X	1	0	0	0	0	0	0	0	0	1	1
	0	0	0	X	1	X	X	1	Q _n =D _n			0	1	
	0	0	1	X	1	X	X	1	Q _n =D _n			1	1	
ПРЯМОЙ СЧЕТ	0	1	/	1	X	X	X	X	ПРЯМОЙ СЧЕТ			1	1	
ОБРАТНЫЙ СЧЕТ	0	1	1	/	X	X	X	X	ОБРАТНЫЙ СЧЕТ			1	1	
DD11	ВХОДЫ								ВЫХОДЫ					
	R	C	+1	-1	D1	D2	D3	D4	Q1	Q2	Q4	Q8	≥9	≤
СБРОС	1	X	X	0	X	X	X	X	0	0	0	0	1	0
	1	X	X	1	X	X	X	X	0	0	0	0	1	1
ПАРАЛЛЕЛЬНАЯ ЗАГРУЗКА	0	0	X	0	0	0	0	0	0	0	0	0	1	0
	0	0	X	1	0	0	0	0	0	0	0	0	1	1
	0	0	0	X	1	X	X	1	Q _n =D _n			0	1	
	0	0	1	X	1	X	X	1	Q _n =D _n			1	1	

ПРЯМОЙ СЧЕТ	0	1	/	1	X	X	X	X	ПРЯМОЙ СЧЕТ	1	1
ОБРАТНЫЙ СЧЕТ	0	1	1	/	X	X	X	X	ОБРАТНЫЙ СЧЕТ	1	1

2. Описание лабораторной установки

Исследование счетчиков проводится на рабочем поле «РЕГИСТРЫ И СЧЕТЧИКИ» (Рис.16).

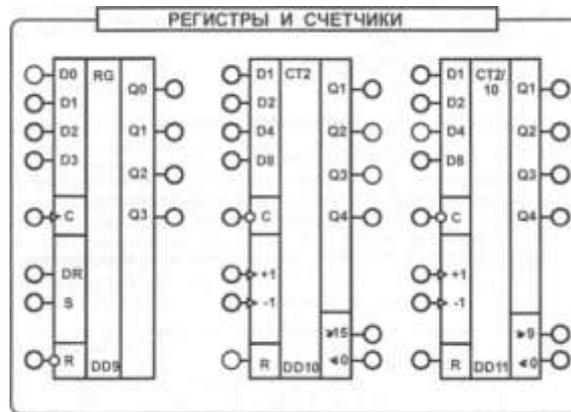


Рис.16. Используемое рабочее поле станда

Источник сигналов «Уровень логический» предназначен для формирования логических сигналов высокого «1» и низкого «0» уровней. Включение соответствующих сигналов осуществляется при помощи тумблеров SA1 - SA8. С помощью светодиодов осуществляется индикация сигналов, соответствующих логической «1».

Входные сигналы подаются на входы микросхем находящиеся на одной горизонтали с тумблерами.

«Генератор» генерирует последовательности прямоугольных импульсов с частотами 100 Гц; 200 Гц и 1600 Гц.

Коннекторы позволяют увеличить число проводов, подключаемых к одной точке.

3. Экспериментальное исследование счетчиков

3.1. Исследование двоичного счетчика

а) собрать схему (рис. 17), подключив выходы гнезд «Уровень логический» к соответствующим входам R, D1-D8 и C. Подключить источник сигнала «Импульс одиночный», формирующий одиночные импульсы с положительной полярностью, к входу +1. Выходы счетчика подключить к светодиодам на поле «Индикация». Включить тумблер «Сеть». Задавать по очереди все комбинации, описанные выше, результаты занести в таблицу 12. Сравнить с таблицей истинности счетчика. Состояния выходных разрядов счетчика (Q1, Q2, Q4, Q8) определять по свечению светодиодов. Обратите внимание, на каком фронте синхроимпульса «С» происходит переключение счетчика. Переключить выход источника «Импульс одиночный» ко входу -1. Проверить правильность работы. Перейти в режим предустановки, проверить правильность работы. Затем продолжить работу в счетном режиме. Задать на входе R тумблером сигнал «1». Повторить опыты, проведенные ранее. Оцените результат. Соответствует ли он таблице истинности? Выключить тумблер «Сеть». Сравнив результаты с табл. 11 определить, исправен ли счетчик.

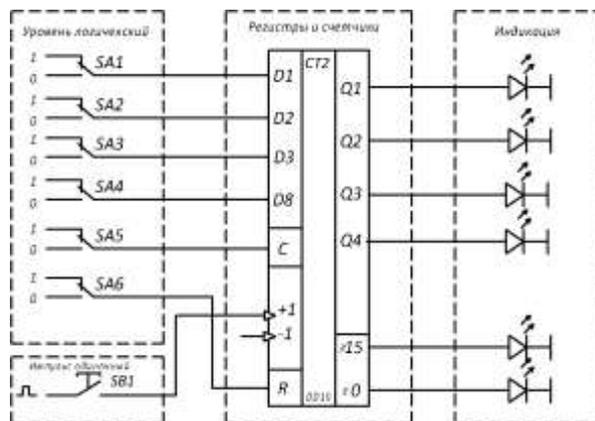


Рис. 17. Схема для исследования двоичного счетчика при подаче одиночных импульсов.
Таблица 12

№ импульса	Выходы			
	1	2	4	8
0				
1				
2				
3				
4				
5				
6				
7				
8				
9				
10				
11				
12				
13				
14				
15				

б) проверить работу двоичного счетчика при подаче на входы импульсов от генератора (Рис.18), подключив выходное гнездо «Генератора импульсов» с частотой 1600 Гц к входу +1. Затем вход осциллографа СН1 подключить к генератору 1600Гц, а вход осциллографа СН2 - последовательно к каждому из выходов счетчика (корпус осциллографа соединить с общей точкой модуля). Включить тумблер «Питание». Зарисовать временные диаграммы сигналов на входе и выходах счетчика. Переключить выход генератора к входу -1. Зарисовать осциллограммы также как и в предыдущем опыте. Последовательно переключая вход осциллографа СН1 к выходам Q2, Q4, Q8 зарисовать на той же кальке выходные сигналы счетчика.

Подключить выход генератора 1600Гц к входу счетчика +1, а выход 200Гц к входу -1. Подключить каналы осциллографа сначала к входным сигналам, как показано на рисунке, потом последовательно ко всем выходам счетчика. В отчете представить все сигналы друг под другом. При необходимости править синхронизацию. Кратковременно отсоединить провод от генератора 1600Гц. Подсоединить заново. Прodelать опыт несколько раз, наблюдая за изменением сигналов на выходе. Почему это происходит?

Выключить тумблер «Питание».

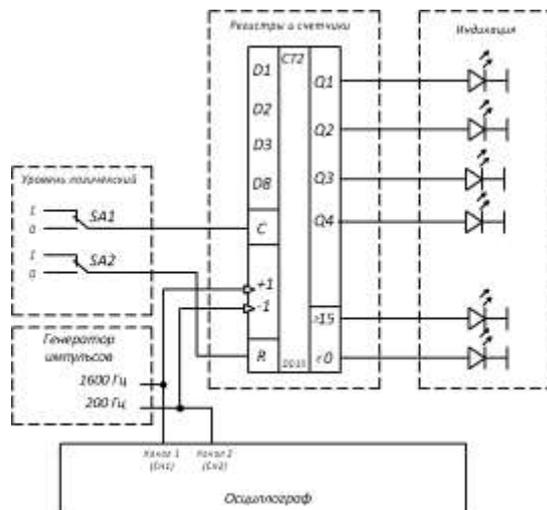


Рис.18. Схема соединений для тестирования счетчика при подаче импульсов от генератора.

3.2. Исследование двоично-десятичного счетчика

Повторить опыты п.3.1. а и б для двоично-десятичного счетчика DD11. Результаты занести в таблицу 13. Сделать выводы о работоспособности счетчика и сходстве и различии двух счетчиков.

Таблица 13

№ импульса	Выходы			
	1	2	4	8
0				
1				
2				
3				
4				
5				
6				
7				
8				
9				

4. Содержание отчета

Отчет должен содержать следующие пункты:

- 1) наименование и цель работы;
- 2) предварительное задание;
- 3) принципиальные электрические схемы для выполненных экспериментов;
- 4) результаты экспериментальных исследований, помещенные в соответствующие таблицы;
- 5) обработанные осциллограммы;
- 6) выводы по работе.

5. Контрольные вопросы

1. Чем отличаются последовательностные схемы от комбинационных?
2. На основе каких элементов строятся счетчики?
3. Нарисовать схему двоичного суммирующего четырехразрядного счетчика на базе D-триггеров
4. Чем отличаются асинхронные счетчики от синхронных? Перечислить основные преимущества синхронных счетчиков по сравнению с асинхронными.
5. Поясните термин «реверсивные счетчики».
6. Сколько разрядов должен иметь двоичный счетчик, чтобы обеспечить возможность счета 64 импульсов?

Критерии оценки:

Оценка «отлично» ставится, если эксперимент проведён, обработаны результаты, выполнены все задания, работа оформлена в соответствии с требованиями.

Оценка «хорошо» ставится, если были допущены ошибки при проведении эксперимента, обработке результатов или при оформлении отчёта.

Оценка «удовлетворительно» ставится, если эксперимент проведён, приведено неполное выполнение заданий.

Оценка «неудовлетворительно» ставится, если эксперимент не проводился, задание не выполнено.

Тема 1.5. Цифровые последовательностные устройства (ЦПУ): регистры

Лабораторное занятие №6

Исследование регистров

Цель работы: тестирование и проверка на работоспособность регистров сдвига.

Выполнив работу, Вы будете:

уметь:

- проводить исследования работы цифровых устройств и проверку их на работоспособность.

Выполнение практической работы способствует формированию:

ОК 01. Выбирать способы решения задач профессиональной деятельности применительно к различным контекстам;

ОК 04 Эффективно взаимодействовать и работать в коллективе и команде;

ОК 05 Осуществлять устную и письменную коммуникацию на государственном языке Российской Федерации с учетом особенностей социального и культурного контекста;

ОК 07 Содействовать сохранению окружающей среды, ресурсосбережению, применять знания об изменении климата, принципы бережливого производства, эффективно действовать в чрезвычайных ситуациях;

ОК 08 Использовать средства физической культуры для сохранения и укрепления здоровья в процессе профессиональной деятельности и поддержания необходимого уровня физической подготовленности;

ОК 09 Пользоваться профессиональной документацией на государственном и иностранном языках.

ПК 1.1. Анализировать требования технического задания на проектирование цифровых систем.

Материальное обеспечение: стенды «Основы цифровой электроники», осциллограф.

1. Теоретические сведения

В работе исследуется четырехразрядный однонаправленный регистр сдвига с последовательным вводом и параллельным выводом информации.

Регистр – это устройство для запоминания многоразрядных слов. Для построения регистров необходимое число триггеров объединяют вместе и рассматривают как единый функциональный узел. Типовыми внешними связями регистра являются информационные входы D_i , вход сигнала записи (или загрузки) C , вход гашения R , выходы триггеров Q_i .

По функциональному назначению регистры бывают:

- накопительные;
- сдвигающие.

По способам приема и выдачи информации регистры делят на:

- параллельные – принимают информацию в параллельном коде т.е. одновременно несколько разрядов числа;

- последовательные – принимают информацию в последовательном коде т.е. поразрядно;
- параллельно-последовательные – способны принимать информацию как поразрядно, так и сразу несколько разрядов.

Сдвигающий, или сдвиговый, регистр (*shift register*) - это регистр, содержимое которого при подаче управляющего сигнала СДВИГ может сдвигаться в сторону старших или младших разрядов. Данные регистры помечаются специальным значком: \leftarrow , \rightarrow , \leftrightarrow . **Направление стрелки показывает направление сдвига, а двунаправленная стрелка обозначает двунаправленный регистр.**

2. Описание лабораторной установки

Исследование регистра сдвига (микросхема DD9) проводится на рабочем поле «РЕГИСТРЫ И СЧЕТЧИКИ» (рис. 19).

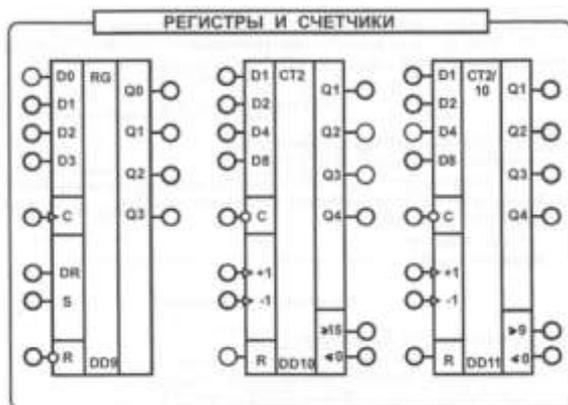


Рис.19. Используемое рабочее поле стенда

Регистр сдвига DD9 имеет информационный вход S, вход R для установки регистра в состояние 0 (обратите внимание на то, что в данном регистре вход R инверсный), тактовый вход C, вход DR для выбора режима работы регистра, входы D0 - D3 для параллельного ввода информации и четыре выхода Q0 - Q3.

Для работы в режиме регистра сдвига на вход DR подается высокий логический уровень «1».

Таблица истинности (таблица рабочих состояний) регистра сдвига (табл. 1) поясняет его работу.

Базовым элементом регистра DD9 является последовательное включение D- триггеров, когда прямой выход предыдущего триггера подключается к D-входу последующего триггера, а синхроимпульс подается на все С-входы одновременно.

При подаче на вход R единицы обнуляются выходы во всех разрядах независимо от состояния входов С и S. При подаче на вход R нуля регистр может работать.

Сдвиг информации в регистре осуществляется при подаче положительного перепада напряжения на вход С. Четырехразрядное слово вводится в регистр за четыре такта. При отсутствии тактовых импульсов информация, записанная в регистр, будет храниться как угодно долго.

Таблица 14. Таблица рабочих состояний регистра

Входы			Выходы	
C	S	R	Первый разряд	n-й разряд
/	0	1	0	Выход разряда (n - 1)
/	1	1	1	Выход разряда (n-1)
/	X	1	Не меняется	Не меняется
/	X	1	Не меняется	Не меняется
X	X	0	0	0

Органы управления и индикации объединены на стенде в функциональные группы и снабжены надписями на лицевой панели.

Источник сигналов «Уровень логический» предназначен для формирования логических сигналов высокого «1» и низкого «0» уровней. Включение соответствующих сигналов осуществляется при помощи тумблеров SA1 - SA8.

Источник сигналов «Импульс одиночный» формирует одиночные импульсы с положительной и отрицательной полярностью. При нажатии на кнопку SB1 на выходе генератора, находящемся в состоянии «0», вырабатывается сигнал логической «1», а при нажатии на кнопку SB2 - сигнал логического «0».

«Генератор» генерирует последовательности прямоугольных импульсов с частотами 100 Гц; 200 Гц и 1600 Гц.

С помощью светодиодов поля «Индикация» осуществляется индикация сигналов логической «1».

Коннекторы позволяют увеличить число проводов, подключаемых к одной точке.

3. Задание

3.1. Исследование регистра сдвига

а) проверить таблицу истинности регистра сдвига и определить, исправен ли он. Для этого собрать схему (рис. 20), подключив выходы гнезд «Уровень логический» к входам R, DR и S. Подключить источник сигнала «Импульс одиночный», формирующий одиночные импульсы с положительной полярностью, к входу C. Включить тумблер «Сеть». Задать на входе DR тумблером SA1 сигнал «1». Задать на входе R тумблером SA3 сигнал «1». Задавая тумблером SA2 на входе S «0» или «1» и нажимая на кнопку SB1, проверять таблицу истинности регистра сдвига. Уровню логической «1» на выходах соответствует свечение светодиода. Обратите внимание, на каком фронте синхроимпульса «С» происходит переключение регистра сдвига. Задать на входе R тумблером SA3 сигнал «0». Повторить опыты, проведенные ранее. Результаты заносить в таблицу 15.

Оцените результат. Соответствует ли он таблице истинности? Выключить тумблер «Сеть». Сравнив результаты с табл. 14 определить, исправен ли регистр сдвига.

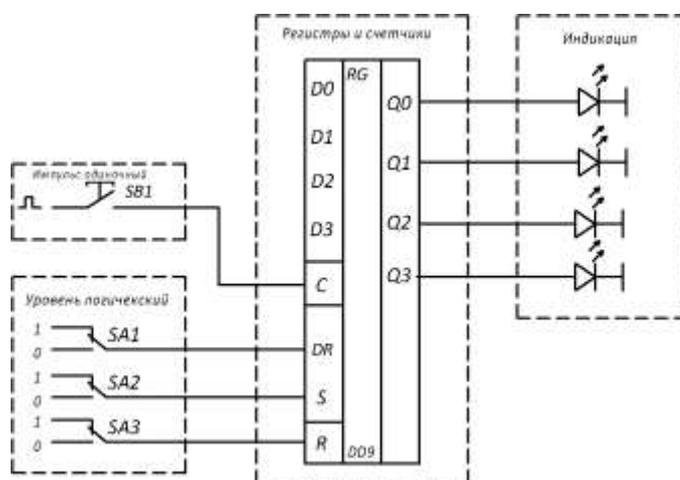


Рис. 20. Схема соединений для тестирования регистра сдвига при подаче одиночных импульсов

Таблица 15. Таблица рабочих состояний регистра

Входы				Выходы			
C	DR	S	R	Q ₀	Q ₁	Q ₂	Q ₃
/	1		1				
/	1		1				
/	1		1				
/	1		1				
X	1	X	0				

б) проверить работу регистра сдвига с помощью осциллографа при подаче на входы импульсов от генератора (рис. 21). Подключить выходные гнезда «Генератора» с частотой 100, 200 и 1600 Гц соответственно к входам R, S и C (см. рис. 21). Вход осциллографа СН1 (канал 1) подключить к входу С, а вход осциллографа СН2 - к входу R. Корпус осциллографа соединить с общей точкой модуля. Включить тумблер «Сеть». Зарисовать на кальке входные сигналы друг под другом. Переключить вход осциллографа СН2 к входу S и зарисовать входной сигнал. Переключить входы осциллографа к выходам Q1 и Q2, а затем к выходам Q3 и Q4. Зарисовать на той же кальке выходные сигналы друг под другом. Выключить тумблер «Сеть». Сравнить результаты обработки осциллограмм с таблицами истинности определить, исправность элемента.

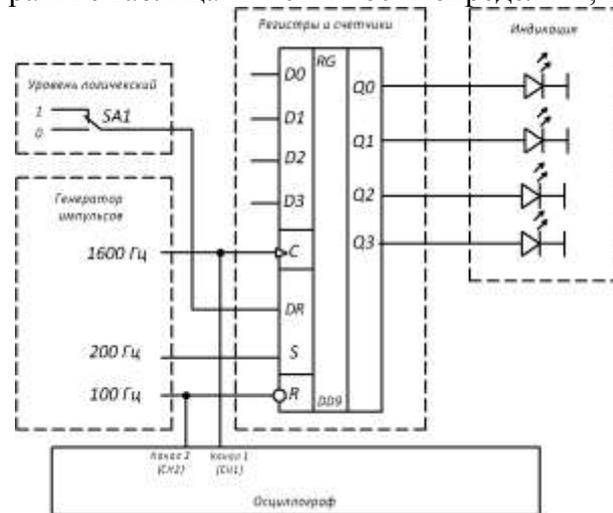


Рис. 21. Схема соединений для исследования регистра сдвига при подаче на входы импульсов от многоканального генератора

4. Содержание отчета

Отчет должен содержать следующие пункты:

- 1) наименование и цель работы;
- 2) принципиальные электрические схемы для выполненных экспериментов;
- 3) результаты экспериментальных исследований, помещенные в соответствующие таблицы;
- 4) обработанные осциллограммы;
- 5) выводы по работе.

5. Контрольные вопросы

1. Какие устройства называют регистрами?
2. Чем отличаются накопительные регистры от регистров сдвига?
3. Какой элемент является базовым в регистре сдвига?
4. Что означает термин параллельный регистр?
5. Что происходит в регистре сдвига при подаче на вход R единицы?
6. Что происходит в регистре сдвига при подаче на вход DR единицы?

Критерии оценки:

Оценка «отлично» ставится, если эксперимент проведён, обработаны результаты, выполнены все задания, работа оформлена в соответствии с требованиями.

Оценка «хорошо» ставится, если были допущены ошибки при проведении эксперимента, обработке результатов или при оформлении отчёта.

Оценка «удовлетворительно» ставится, если эксперимент проведён, приведено неполное выполнение заданий.

Оценка «неудовлетворительно» ставится, если эксперимент не проводился, задание не выполнено.

Тема 1.7. Цифровые комбинационные устройства (ЦКУ): преобразователи кодов, шифраторы и дешифраторы

Лабораторное занятие №7

Исследование дешифраторов

Цель работы: тестирование и проверка на работоспособность дешифраторов.

Выполнив работу, Вы будете:

уметь:

- проводить исследования работы цифровых устройств и проверку их на работоспособность.

Выполнение практической работы способствует формированию:

ОК 01. Выбирать способы решения задач профессиональной деятельности применительно к различным контекстам;

ОК 04 Эффективно взаимодействовать и работать в коллективе и команде;

ОК 05 Осуществлять устную и письменную коммуникацию на государственном языке Российской Федерации с учетом особенностей социального и культурного контекста;

ОК 07 Содействовать сохранению окружающей среды, ресурсосбережению, применять знания об изменении климата, принципы бережливого производства, эффективно действовать в чрезвычайных ситуациях;

ОК 08 Использовать средства физической культуры для сохранения и укрепления здоровья в процессе профессиональной деятельности и поддержания необходимого уровня физической подготовленности;

ОК 09 Пользоваться профессиональной документацией на государственном и иностранном языках.

ПК 1.1. Анализировать требования технического задания на проектирование цифровых систем.

Материальное обеспечение: стенды «Основы цифровой электроники», осциллограф.

1. Теоретические сведения

В работе исследуются дешифратор, преобразующий четырехразрядный двоичный код в десятичный, и дешифратор с выходом на одnorазрядный семисегментный индикатор. Их внутренняя структура построена на основе КМОП- логики.

Операция изменения кода числа называется его перекодированием. ИМС, выполняющие эти операции, называются *преобразователями кодов*.

Преобразователи кодов бывают простые (выполняют стандартные операции изменения кода чисел, например, преобразований двоичного кода в одинарный или обратную операцию) и сложные (выполняют нестандартные преобразования кодов и их схемы разрабатывают каждый раз с помощью алгебры логики).

Примем, что преобразователи кодов имеют n входов и k выходов. Соотношения между n и k могут быть любыми: $n=k$, $n<k$ и $n>k$. При преобразовании кода чисел с ними могут выполняться различные дополнительные операции, например, умножение на весовые коэффициенты. Примером невесового преобразования является преобразование двоично-десятичного кода в двоичный. Весовые преобразователи кодов используются при преобразовании числовой информации.

Интегральные микросхемы преобразователей кодов выпускаются только для наиболее распространенных операций:

– преобразователи двоично-десятичного кода в двоичный код;

– преобразователи двоичного кода в двоично-десятичный код;

– преобразователи двоичного кода в код управления сегментными индикаторами;

– преобразователи двоичного или двоично-десятичного кода в код управления шкальными или матричными индикаторами.

Примерами простейших преобразователей кодов, которые широко применяются в цифровых устройствах, являются шифраторы и дешифраторы.

Дешифратор – это преобразователь двоичного n -разрядного кода в унитарный 2^n -разрядный код, все разряды которого, за исключением одного, равны нулю. Дешифраторы бывают полные и неполные. Для полного дешифратора выполняется условие: $k = 2^n$, где n — число входов, а k — число выходов.

В неполных дешифраторах имеется n входов, но реализуется $k < 2^n$ выходов. Так, например, дешифратор, имеющий 4 входа и 10 выходов, будет неполным, а дешифратор, имеющий 2 входа и 4 выхода, будет полным

2. Описание лабораторной установки

Исследования дешифраторов проводятся на рабочем поле моноблока «СУММАТОРЫ И ДЕШИФРАТОРЫ» (рис.22).

Дешифратор - устройство с несколькими входами и выходами. Определенной комбинации входных сигналов соответствует активное состояние одного из выходов.

Дешифратор DD13 служит для преобразования четырехразрядного двоичного кода в десятичный. DD14 - дешифратор с выходом на одноразрядный семисегментный индикатор.

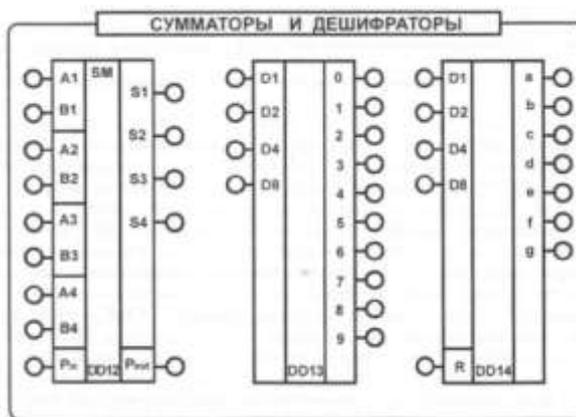


Рис. 22. Используемое рабочее поле стенда

Микросхема DD13 имеет: три двоичных входа D1, D2, D4, D8 и десять выходов. Согласно таблице истинности (табл. 16) каждому из десяти наборов уровней на входах соответствует появление напряжения высокого уровня (1) на одном из выходов, при этом на остальных девяти выходах - низкий уровень напряжения (0).

Таблица 16. Таблица истинности двоично-десятичного дешифратора

Входы				Выходы									
D1	D2	D4	D8	Y0	Y1	Y2	Y3	Y4	Y5	Y6	Y7	Y8	Y9
0	0	0	0	1	0	0	0	0	0	0	0	0	0
1	0	0	0	0	1	0	0	0	0	0	0	0	0
0	1	0	0	0	0	1	0	0	0	0	0	0	0
1	1	0	0	0	0	0	1	0	0	0	0	0	0
0	0	1	0	0	0	0	0	1	0	0	0	0	0
1	0	1	0	0	0	0	0	0	1	0	0	0	0
0	1	1	0	0	0	0	0	0	0	1	0	0	0
1	1	1	0	0	0	0	0	0	0	0	1	0	0
0	0	0	1	0	0	0	0	0	0	0	0	1	0
1	0	0	1	0	0	0	0	0	0	0	0	0	1

Дешифратор DD14 состоит из семи самостоятельных узлов, каждый из которых формирует потенциальный управляющий сигнал для одного из сегментов семисегментного индикатора. В зависимости от числа на входе, выраженного в двоичном коде, на выходе появляются сигналы, подаваемые на сегменты индикатора. На индикаторе изображается число в десятичной системе счисления.

Таблица истинности (табл. 17) иллюстрирует, на каких выходах появляются сигналы высокого уровня (1) в зависимости от двоичных кодов на входах.

Таблица 17. Таблица истинности дешифратора с выходом на семисегментный индикатор

Входы				Выходы							
D1	D2	D4	D8	a	b	c	d	e	f	g	символ на индикаторе
0	0	0	0	1	1	1	1	1	1	0	0
1	0	0	0	0	1	1	0	0	0	0	1
0	1	0	0	1	1	0	1	1	0	1	2
1	1	0	0	1	1	1	1	0	0	1	3
0	0	1	0	0	1	1	0	0	1	1	4
1	0	1	0	1	0	1	1	0	1	1	5
0	1	1	0	1	0	1	1	1	1	1	6
1	1	1	0	1	1	1	0	0	0	0	7
0	0	0	1	1	1	1	1	1	1	1	8
1	0	0	1	1	1	1	1	0	1	1	9

Источник сигналов «Уровень логический» предназначен для формирования логических сигналов высокого «1» и низкого «0» уровней. Включение соответствующих сигналов осуществляется при помощи тумблеров SA1 - SA4. С помощью светодиодов поля «Индикация» осуществляется индикация сигналов, соответствующих логической «1».

Входные сигналы подаются на входы микросхем находящиеся на одной горизонтали с тумблерами.

3. Задание

3.1 Экспериментальное исследование дешифратора для преобразования четырехразрядного двоичного кода в десятичный

а) проверить работу дешифратора, составив его таблицу истинности. Собрать схему (рис. 23), подключив выходы гнезд «Уровень логический» к соответствующим входам дешифратора. Включить тумблер «Сеть». Задавая различные комбинации входных логических сигналов тумблерами SA1 - SA4 на входах D1, D2, D4, D8, фиксировать по светодиодам выходной сигнал. Проверить таблицу истинности дешифратора. Результаты занести в таблицу 18. Выключить тумблер «Сеть». Сравнив таблицы истинности (табл. 16 и 18) определить, исправен ли дешифратор;

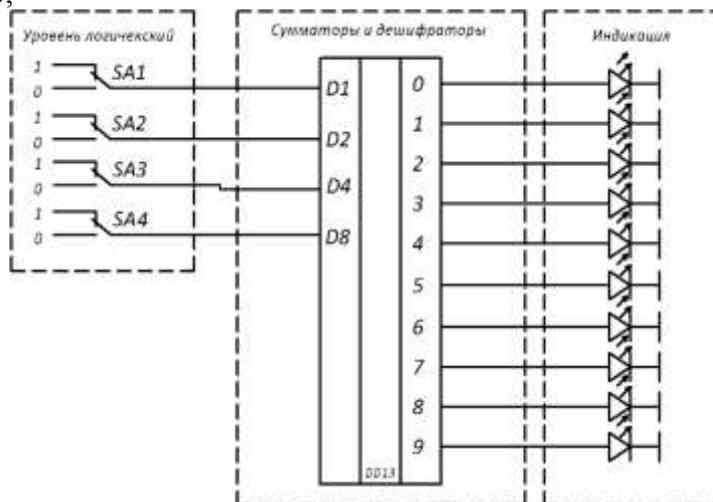


Рис. 23. Схема соединений для тестирования дешифратора на постоянном токе.

Таблица 18. Таблица истинности двоично-десятичного дешифратора

Входы				Выходы									
D1	D2	D4	D8	Y0	Y1	Y2	Y3	Y4	Y5	Y6	Y7	Y8	Y9
0	0	0	0										

1	0	0	0											
0	1	0	0											
1	1	0	0											
0	0	1	0											
1	0	1	0											
0	1	1	0											
1	1	1	0											
0	0	0	1											
1	0	0	1											

б) исследовать работу дешифратора с помощью осциллографа подключив выходное гнездо «Генератора» с частотой 100 Гц к входу D4 (см. рис. 24). Входы осциллографа CH1 (канал 1) и CH2 (канал 2) подключить к выходам, на которых должен меняться сигнал. Включить тумблер «Сеть». Зарисовать временные диаграммы сигналов на выбранных выходах. Переключить вход осциллографа CH 1 к «Входу D4», и зарисовать на той же кальке. Сигналы зарисовывать друг под другом. Выключить тумблер «Сеть». Объяснить полученные осциллограммы.

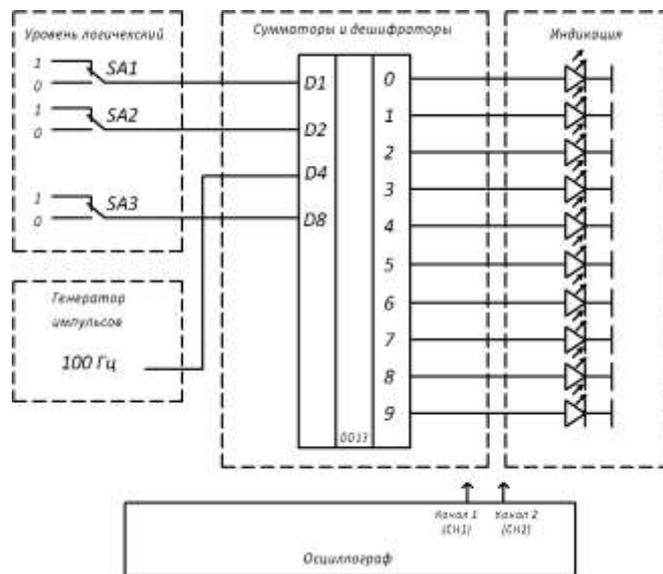


Рис. 24. Схема соединений для исследования дешифратора с помощью осциллографа

3.2 Экспериментальное исследование дешифратора с выходом на одноразрядный семисегментный индикатор

а) проверить исправность дешифратора DD14, составив его таблицу истинности. Подключить выходы гнезд «Уровень логический» к соответствующим входам дешифратора. Включить тумблер «Сеть». Задавая различные комбинации входных логических сигналов тумблерами SA1 - SA4 на входах D1, D2, D4, D8, фиксировать по семисегментному индикатору выходной сигнал. Проверить таблицу истинности дешифратора. Результаты занести в таблицу 19. Выключить тумблер «Сеть». Сравнив таблицы истинности (табл. 17 и 19) определить, исправен ли дешифратор.

Таблица 19. Таблица истинности дешифратора с выходом на семисегментный индикатор

Входы				Выход символ на индикаторе
D1	D2	D4	D8	
0	0	0	0	
1	0	0	0	
0	1	0	0	
1	1	0	0	
0	0	1	0	
1	0	1	0	

0	1	1	0	
1	1	1	0	
0	0	0	1	
1	0	0	1	

4. Содержание отчета

Отчет должен содержать следующие пункты:

- 1) наименование и цель работы;
- 2) принципиальные электрические схемы для выполненных экспериментов;
- 3) результаты экспериментальных исследований, помещенные в соответствующие таблицы;
- 4) обработанные осциллограммы;
- 5) выводы по работе.

5. Контрольные вопросы

1. Какую функцию выполняют преобразователи кодов?
2. Перечислите типовые (простые) виды преобразования кодов
3. Каково назначение дешифратора?
4. К какому типу цифровых схем относятся дешифраторы?
5. Какие бывают типы дешифраторов?
6. Какие входы и выходы имеются у дешифратора?
7. Поясните таблицы истинности для дешифраторов различного назначения.

Критерии оценки:

Оценка «отлично» ставится, если эксперимент проведён, обработаны результаты, выполнены все задания, работа оформлена в соответствии с требованиями.

Оценка «хорошо» ставится, если были допущены ошибки при проведении эксперимента, обработке результатов или при оформлении отчёта.

Оценка «удовлетворительно» ставится, если эксперимент проведён, приведено неполное выполнение заданий.

Оценка «неудовлетворительно» ставится, если эксперимент не проводился, задание не выполнено.

Тема 1.8. Цифровые комбинационные устройства (ЦКУ): арифметические устройства

Лабораторное занятие № 8.

Исследование сумматоров

Цель работы: тестирование и проверка на работоспособность сумматоров.

Выполнив работу, Вы будете:

уметь:

- проводить исследования работы цифровых устройств и проверку их на работоспособность.

Выполнение практической работы способствует формированию:

ОК 01. Выбирать способы решения задач профессиональной деятельности применительно к различным контекстам;

ОК 04 Эффективно взаимодействовать и работать в коллективе и команде;

ОК 05 Осуществлять устную и письменную коммуникацию на государственном языке Российской Федерации с учетом особенностей социального и культурного контекста;

ОК 07 Содействовать сохранению окружающей среды, ресурсосбережению, применять знания об изменении климата, принципы бережливого производства, эффективно действовать в чрезвычайных ситуациях;

ОК 08 Использовать средства физической культуры для сохранения и укрепления здоровья в процессе профессиональной деятельности и поддержания необходимого уровня физической подготовленности;

ОК 09 Пользоваться профессиональной документацией на государственном и иностранном языках.

ПК 1.1. Анализировать требования технического задания на проектирование цифровых систем.

Материальное обеспечение: стенды «Основы цифровой электроники», осциллограф.

1. Теоретические сведения

В работе исследуется полный четырехразрядный сумматор со сквозным переносом, внутренняя структура которого построена на основе КМОП-логики.

Сумматор – функциональный узел, выполняющий арифметическое сложение чисел.

Сумматор имеет n входов разрядов слагаемого A , n входов разрядов слагаемого B и вход переноса P_{IN} . Выходами сумматора являются n выходов разрядов суммы S и выход переноса P .

Многоразрядные сумматоры можно построить на базе ОПС несколькими способами:

- Сумматор с последовательным переносом - выход переноса P каждого разряда подключен ко входу переноса p соседнего старшего разряда. Входной перенос всего n -разрядного сумматора подается на вход p самого младшего разряда. Выходной перенос P самого старшего разряда является выходом переноса всего n -разрядного сумматора. В данном сумматоре тракты переносов всех одноразрядных сумматоров включены последовательно. Поэтому, даже при минимальной задержке тракта переноса одноразрядного сумматора в 1 | задержка n -разрядного сумматора не может быть менее n |.

- Сумматор с параллельным (сквозным) переносом - входной перенос каждого разряда вырабатывается независимо от переноса соседнего младшего разряда. Он формируется как функция только слагаемых и входного переноса $p_{груп}$ всего n -разрядного сумматора. Для всех разрядов сигналы переноса p формируются параллельно.

Задержка T получения суммы сумматора с параллельным переносом складывается из одинаковых для всех (кроме первого) разрядов задержки блока переноса — $(2-3)$ | в зависимости от логического базиса и задержки трехвходовой схемы сложения по модулю $2-4$ |. От числа разрядов ни задержка получения суммы, ни задержка получения выходного переноса $P_{груп}$ не зависят. Аппаратурные затраты W сумматора с параллельным переносом заметно превышают W сумматора с последовательным переносом и быстро растут с ростом разрядности.

2. Описание лабораторной установки

Исследование сумматора проводится на рабочем поле моноблока «СУММАТОРЫ И ДЕШИФРАТОРЫ» (рис.25).



Рис. 25. Используемое рабочее поле стенда.

Полный четырехразрядный сумматор со сквозным переносом имеет четыре пары входов двух четырехразрядных чисел $A_1—A_4$, $B_1—B_4$ (A_1 , B_1 - входы младших разрядов), выходы сумм четырехразрядных чисел $S_1 - S_4$, вход переноса в младший разряд P_{IN} и выход переноса старшего разряда P_{OUT} . Наличие в составе микросхемы схемы сквозного переноса обеспечивает формирование быстрого параллельного переноса каждого четвертого разряда.

Таблица истинности одного разряда сумматора (табл. 20) использует следующее правило: в качестве входов использованы одноразрядные числа A и B ; перенос обозначен буквой P ; для обозначения входа переноса используются буквы in (сокращение от английского слова *input* - вход); для обозначения выхода переноса используются буквы out (сокращение от английского слова *output* - выход).

Таблица 20. Таблица истинности одного разряда сумматора

Входы			Выходы	
P_{in}	A	B	S	P_{out}
0	0	0	0	0
0	0	1	1	0
0	1	0	1	0
0	1	1	0	1
1	0	0	1	0
1	0	1	0	1
1	1	0	0	1
1	1	1	1	1

Органы управления и индикации стенда объединены в функциональные группы и снабжены надписями на лицевой панели.

Источник сигналов «Уровень логический» предназначен для формирования логических сигналов высокого «1» и низкого «0» уровней. Включение соответствующих сигналов осуществляется при помощи тумблеров $SA_1 - C$ помощью светодиодов осуществляется индикация сигналов, соответствующих логической «1».

Входные сигналы подаются на входы микросхем находящиеся на одной горизонтали с тумблерами.

«Генератор» генерирует последовательности однополярных прямоугольных импульсов с частотами 100 Гц; 200 Гц и 16000 Гц.

С помощью светодиодов поля «Индикация» осуществляется индикация сигналов логической «1».

3. Задание

3.1. Экспериментальное исследование сумматора

а) проверить исправность сумматора, составив его таблицу истинности. Для этого собрать схему (рис. 26), подключив выходы гнезд «Уровень логический» к соответствующим входам (находящимся на одной горизонтали) сумматора. Включить тумблер «Сеть». Задавая различные комбинации входных логических сигналов тумблерами $SA_1 - SA_8$ на входах, фиксировать по светодиодам выходные сигналы. Проверить таблицу истинности сумматора (по разрядно). Результаты занести в таблицу 21. Выключить тумблер «Сеть». Сравнить таблицы истинности (табл. 20 и 21), определить, исправен ли сумматор.

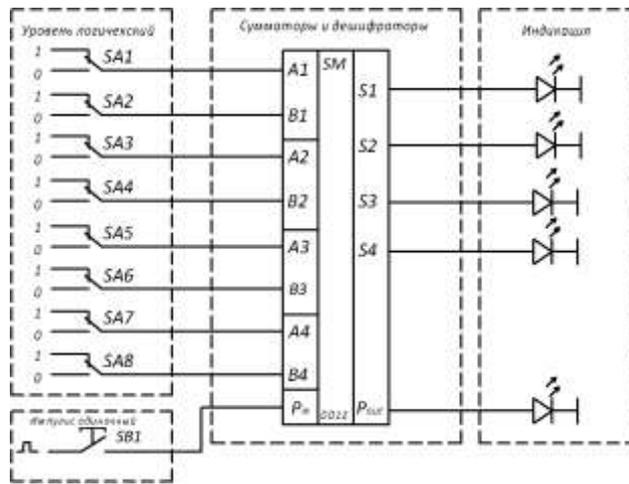


Рис.26. Схема соединений для тестирования сумматора на постоянном токе
Таблица 21.

Входы			Выходы	
P_{in}	A	B	S	P_{out}
0	0	0		
0	0	1		
0	1	0		
0	1	1		
1	0	0		
1	0	1		
1	1	0		
1	1	1		

б) проверить работу сумматора с помощью осциллографа, подключив выходные гнезда «Генератора» с частотой 100 Гц и 200 Гц к входам «A1» и «B1» (или к другим, указанным преподавателем). Вход осциллографа CH 1 (канал 1) подключить к входу «A1» а вход осциллографа CH2 (канал 2) - к входу «B1» сумматора. Включить тумблер «Сеть». Зарисовать временные диаграммы сигналов на входах «A1» и «B1». Переключить вход осциллографа CH1 к «Выходу S1», вход осциллографа CH2 к «Выходу S2», и зарисовать на той же кальке выходные сигналы. Сигналы зарисовывать друг под другом. Переключая входы осциллографа на другие выходы зарисовывать выходные сигналы. Выключить тумблер «Сеть». Сравнить полученные осциллограммы с таблицей истинности.

4. Содержание отчета

Отчет должен содержать следующие пункты:

- 1) наименование и цель работы;
- 2) принципиальные электрические схемы для выполненных экспериментов;
- 3) результаты экспериментальных исследований, помещенные в соответствующие таблицы;
- 4) обработанные осциллограммы;
- 5) выводы по работе.

5. Контрольные вопросы

1. Каково назначение сумматора?
2. На какие два типа делятся все цифровые схемы?
3. К какому типу цифровых схем относятся сумматоры?
4. Какие входы и выходы имеются у сумматора?
5. Поясните таблицу истинности для сумматора.
6. Как по таблице истинности построить временные диаграммы сумматора в лабораторной работе?
7. Каково назначение выводов P_{in} и P_{out} ?

8. Какие сигналы надо подать на входы, чтобы на выходе Pout была «1» при наличии «0» на входе Pin?
9. Какие сигналы надо подать на входы, чтобы на выходе Pout была «1» при наличии «1» на входе Pin?

Критерии оценки:

Оценка «отлично» ставится, если эксперимент проведён, обработаны результаты, выполнены все задания, работа оформлена в соответствии с требованиями.

Оценка «хорошо» ставится, если были допущены ошибки при проведении эксперимента, обработке результатов или при оформлении отчёта.

Оценка «удовлетворительно» ставится, если эксперимент проведён, приведено неполное выполнение заданий.

Оценка «неудовлетворительно» ставится, если эксперимент не проводился, задание не выполнено.

Тема 1.10. Цифровые устройства на основе программируемых ИМС

Лабораторное занятие № 9

Исследование мультивибратора, одновибратора, таймера

Цель работы: тестирование и проверка на работоспособность одновибратора, мультивибратора на основе таймера.

Выполнив работу, Вы будете:

уметь:

- проводить исследования работы цифровых устройств и проверку их на работоспособность.

Выполнение практической работы способствует формированию:

ОК 01. Выбирать способы решения задач профессиональной деятельности применительно к различным контекстам;

ОК 04 Эффективно взаимодействовать и работать в коллективе и команде;

ОК 05 Осуществлять устную и письменную коммуникацию на государственном языке Российской Федерации с учетом особенностей социального и культурного контекста;

ОК 07 Содействовать сохранению окружающей среды, ресурсосбережению, применять знания об изменении климата, принципы бережливого производства, эффективно действовать в чрезвычайных ситуациях;

ОК 08 Использовать средства физической культуры для сохранения и укрепления здоровья в процессе профессиональной деятельности и поддержания необходимого уровня физической подготовленности;

ОК 09 Пользоваться профессиональной документацией на государственном и иностранном языках.

ПК 1.1. Анализировать требования технического задания на проектирование цифровых систем.

Материальное обеспечение: стенды «Основы цифровой электроники», осциллограф.

1. Теоретические сведения

В работе исследуются генераторы прямоугольных импульсов: формирователь непрерывного импульсного потока (мультивибратор) и генератор одиночных импульсов (одновибратор). В данной лабораторной работе оба генератора реализуются на основе таймера NE555 и RC-цепочек.

В состав данного таймера входят компараторы, RS-триггер, выходной транзисторный ключ и резистивный делитель напряжения. На лицевой панели изображены установочные входы R и S, коллекторный выход и выход Q.

Мультивибратор, независимо от конкретной схемной реализации, представляет собой автоколебательную систему. В данной схеме инерционным звеном подобной системы и является RC-цепочка.

Одновибратор предназначен для формирования одиночного импульса заданной длительности при наличии на входе соответствующего фронта (переднего или заднего) запускающего импульса. Стоит обратить внимание, что установочный вход S в данной реализации инверсный.

Для правильной работы одновибратора необходима довольно точная подборка постоянной времени RC-цепочки, при определенной частоте входных импульсов. Если постоянная времени мала, то одновибратор воспроизводит входной сигнал. Если же наоборот - велика, то одновибратор растягивает задержку на несколько входных импульсов.

2. Описание лабораторной установки

Исследование схем на основе таймера проводится на рабочем поле «МУЛЬТИВИБРАТОРЫ И АЦП» (Рис.27).

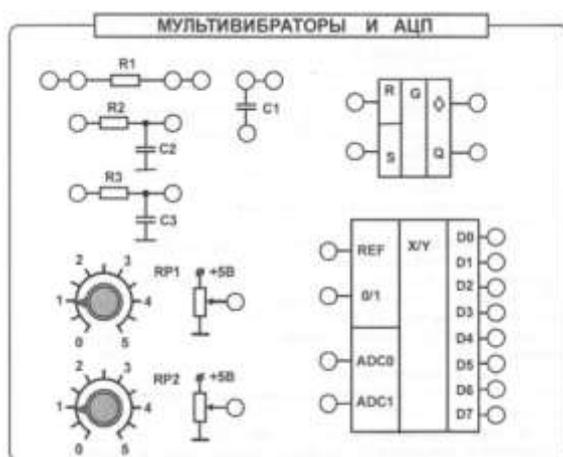


Рис.27. Используемое рабочее поле стенда

Цепочки R2C2 и R3C3 уже жестко собраны. В то время как элементы R1 и C1 могут использоваться раздельно либо подключаться параллельно к другим.

Номиналы резисторов:

R1, R2 - 2,2 кОм,

R3 - 3,3 кОм,

Номиналы конденсаторов:

C1 - 1 мкФ,

C2 - 1,5 мкФ

C3 - 100 нФ

Органы управления и индикации объединены в функциональные группы и снабжены надписями на лицевой панели.

Источник сигналов «Уровень логический» предназначен для формирования логических сигналов высокого «1» и низкого «0» уровней. Включение соответствующих сигналов осуществляется при помощи тумблеров SA1 - SA8. С помощью светодиодов осуществляется индикация сигналов, соответствующих логической «1».

«Генератор» генерирует последовательности прямоугольных импульсов с частотами 100 Гц; 200 Гц и 1600 Гц.

Коннекторы позволяют увеличить число проводов, подключаемых к одной точке.

3. Задание

3.1 Предварительные расчеты

Для каждой RC-цепочки рассчитать и построить примерный вид осциллограмм при работе мультивибратора. Для этого воспользоваться номиналами резисторов и емкостей, приведенных выше, а также формулами, характеризующими работу мультивибратора:

Частота импульсов, создаваемых мультивибратором:

$$f = \frac{1}{T} = \frac{1.44}{(R_1 + 2R_2) \cdot C_1}, \quad \text{где } T - \text{ период колебаний}$$

Продолжительность высокого уровня импульса:

$$t_1 = 0.639 \cdot (R_1 + R_2) \cdot C_1$$

Продолжительность низкого уровня импульса:

$$t_2 = 0.639 \cdot R_2 \cdot C_1$$

3.2 Экспериментальное исследование одновибратора

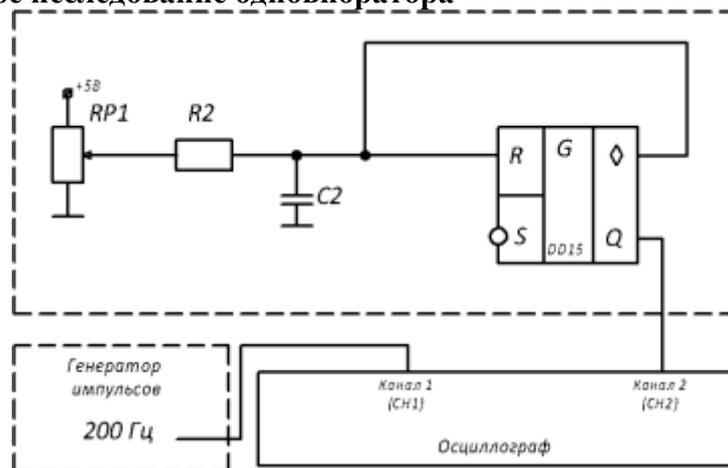


Рис 28. Схема соединений для исследования одновибратора.

а) Собрать схему (рис. 28), подключив вход установки S к генератору на частоту 200Гц. Объединить коллекторный выход и вход сброса R, затем подключить их к цепочке R2C2. С другой стороны подключить выход потенциометра RP1. Вход осциллографа CH1 (канал 1) подключить к входу генератора 200Гц, а вход осциллографа CH2 - к выходу Q таймера. Включить тумблер «Сеть». Установить на потенциометре максимальное значение, повернув его до упора вправо. Зарисовать на кальке входной и выходной сигналы друг под другом. Подключить последовательно резистору R2 резистор R1. Сделать вывод об увиденном.

б) Заменить в схеме на рис 28. цепочку R2C2 на R3C3, снять осциллограммы входного и выходного сигналов, сделать вывод об увиденном.

в) Подключить параллельно конденсатору C3 конденсатор C1. И также зарисовать на кальке входной и выходной сигналы друг под другом, сделать выводы.

г) Переключить вход таймера S и канал осциллографа CH1 на частоту генератора 1600Гц. Отсоединить параллельный конденсатор C1. Зарисовать на кальке входной и выходной сигналы друг под другом.

д) Подключить последовательно резистору R3 резистор R1. Зарисовать на кальке новые диаграммы. Выключить тумблер «Сеть».

Используя номиналы элементов, найти постоянные времени в каждом из опытов. Сделать выводы о неверных режимах работы одновибратора.

3.3. Экспериментальное исследование мультивибратора

а) Экспериментально исследовать работу мультивибратора. Для этого собрать схему (рис. 29), подключив входы установки S и R к цепочке R2C2. Объединить коллекторный выход с другим концом цепочки и подключить их к резистору R1. С другой стороны подключить к резистору выход потенциометра RP1. Вход осциллографа CH1 подключить к выходу Q таймера. Объединить корпус осциллографа и общую точку модуля. Включить тумблер «Сеть». Установить на потенциометре максимальное значение, повернув его до упора вправо. Зарисовать на кальке выходной сигнал.

б) Переключить соответствующие провода от цепочки R2C2 к цепочке R3C3. Зарисовать на кальке выходной сигнал.

в) Подключить к резистору R1 конденсатор C1. Зарисовать на кальке выходной сигнал.

г) Переключить соответствующие провода от первой цепочки ко второй. Зарисовать на кальке выходной сигнал. Выключить тумблер «Сеть». Разобрать схему.

Сравнить экспериментальные осциллограммы с построенными дома. Сделать выводы о влиянии каждого из элементов на работу мультивибратора

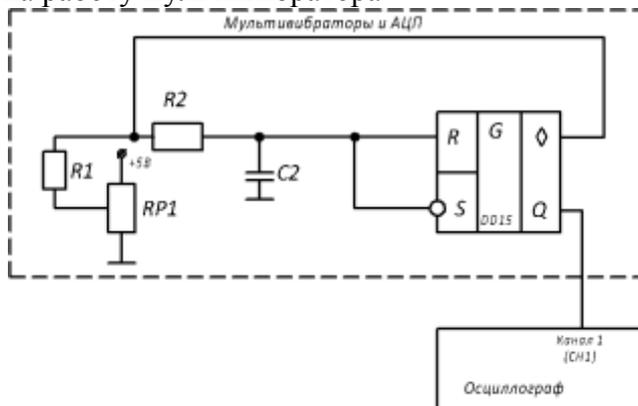


Рис. 29. Схема соединений для исследования мультивибратора.

4. Содержание отчета

Отчет должен содержать следующие пункты:

- 1) наименование и цель работы;
- 2) предварительное задание;
- 3) принципиальные электрические схемы для выполненных экспериментов;
- 4) результаты экспериментальных исследований, помещенные в соответствующие таблицы;
- 5) обработанные осциллограммы;
- 6) выводы по работе.

5. Контрольные вопросы

1. Дайте классификацию генераторов прямоугольных колебаний
2. Дайте определения мультивибратора и одновибратора, сравните работу этих элементов
3. Как зависит частота и вид импульсов на выходе одновибратора от частоты входных импульсов, сопротивления резистора, емкости конденсатора?
4. Какие элементы входят в состав исследуемого таймера?
5. Как изменятся временные диаграммы работы мультивибратора, если сопротивление резистора R1 увеличится вдвое?
6. Как изменятся временные диаграммы работы мультивибратора, если суммарное сопротивление резисторов R1 и R2 уменьшится вдвое?
7. Как изменятся временные диаграммы работы мультивибратора, если параллельно конденсатору C1 подключат конденсатор в 2 раза большей емкости?

Критерии оценки:

Оценка «отлично» ставится, если эксперимент проведен, обработаны результаты, выполнены все задания, работа оформлена в соответствии с требованиями.

Оценка «хорошо» ставится, если были допущены ошибки при проведении эксперимента, обработке результатов или при оформлении отчёта.

Оценка «удовлетворительно» ставится, если эксперимент проведен, приведено неполное выполнение заданий.

Оценка «неудовлетворительно» ставится, если эксперимент не проводился, задание не выполнено.

Тема 1.11. Устройства преобразования сигналов в цифровой технике

Лабораторное занятие № 10

Исследование аналого-цифрового преобразователя (АЦП)

Цель работы: ознакомление с основными функциями и тестирование аналого-цифрового преобразователя (АЦП).

Выполнив работу, Вы будете:

уметь:

- проводить исследования работы цифровых устройств и проверку их на работоспособность.

Выполнение практической работы способствует формированию:

ОК 01. Выбирать способы решения задач профессиональной деятельности применительно к различным контекстам;

ОК 04 Эффективно взаимодействовать и работать в коллективе и команде;

ОК 05 Осуществлять устную и письменную коммуникацию на государственном языке Российской Федерации с учетом особенностей социального и культурного контекста;

ОК 07 Содействовать сохранению окружающей среды, ресурсосбережению, применять знания об изменении климата, принципы бережливого производства, эффективно действовать в чрезвычайных ситуациях;

ОК 08 Использовать средства физической культуры для сохранения и укрепления здоровья в процессе профессиональной деятельности и поддержания необходимого уровня физической подготовленности;

ОК 09 Пользоваться профессиональной документацией на государственном и иностранном языках.

ПК 1.1. Анализировать требования технического задания на проектирование цифровых систем.

Материальное обеспечение: стенды «Основы цифровой электроники», осциллограф.

1. Теоретические сведения

В работе исследуется 8-разрядный АЦП последовательного приближения (АЦП с поразрядным уравниванием).

Структурная схема АЦП последовательного приближения, которая соответствует принципиальной схеме исследуемого АЦП приведена на рис. 30.



Рис. 30. Структурная схема одного канала АЦП последовательного приближения

АЦП последовательного приближения или АЦП с поразрядным уравниванием содержит компаратор, вспомогательный ЦАП и регистр последовательного приближения. АЦП преобразует аналоговый сигнал в цифровой за N шагов, где N — разрядность АЦП. На каждом шаге определяется по одному биту искомого цифрового значения. Последовательность действий по определению очередного бита заключается в следующем. На вспомогательном ЦАП выставляется аналоговое значение, образованное из битов, уже определённых на предыдущих

шагах; бит, который должен быть определен на этом шаге, выставляется в 1, более младшие биты установлены в 0. Полученное на вспомогательном ЦАП значение сравнивается с входным аналоговым значением. Если значение входного сигнала больше значения на вспомогательном ЦАП, то определяемый бит получает значение 1, в противном случае 0. АЦП этого типа обладают одновременно высокой скоростью и хорошим разрешением. Тактирование работы внутреннего цикла АЦП осуществляется от генератора тактовых импульсов. Главным недостатком АЦП подобного типа является выборка мгновенных значений аналогового сигнала. В этом случае значения статического и динамического сигнала за интервал преобразования могут как совпасть, так и не совпасть.

Абсолютная погрешность преобразования отражает отклонение фактического выходного сигнала преобразователя от теоретического, вычисленного для идеального преобразователя. Этот параметр указывается обычно в процентах к полной шкале преобразования и учитывает все составляющие погрешности преобразования (нелинейность, смещение нуля, коэффициент преобразования). Поскольку абсолютное значение выходного сигнала преобразователя определяется опорным напряжением $U_{оп}$, то абсолютная погрешность преобразования находится в прямой зависимости от стабильности напряжения $U_{оп}$.

2. Описание лабораторной установки

Исследование АЦП проводится на рабочем поле «МУЛЬТИВИБРАТОРЫ И АЦП» (Рис.31).

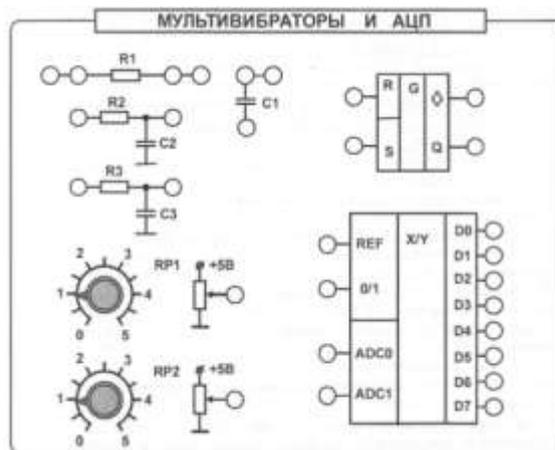


Рис. 31. Используемое рабочее поле стенда

Основные параметры АЦП следующие:

- число каналов: 4;
- абсолютная погрешность: ± 2 МЗР (младший значащий разряд);
- время преобразования 240 мкс.

АЦП имеет информационные входы ADC0 и ADC1 для ввода измеряемой величины, вход 0/1 для установки номера канала, вход REF разрешающий работу АЦП и восемь выходов от первого до восьмого разряда D0 - D7.

На выходе создается цифровой сигнал, соответствующий аналоговому сигналу того канала, номер которого указан на входе установки: 0 - низкий уровень, 1 - высокий уровень. При подаче низкого уровня сигнала на вход разрешения REF все выходы сбрасываются в состояние 1 - высокого уровня.

Органы управления и индикации объединены на стенде в функциональные группы и снабжены надписями на лицевой панели.

Источник сигналов «Уровень логический» предназначен для формирования логических сигналов высокого «1» и низкого «0» уровней. Включение соответствующих сигналов осуществляется при помощи тумблеров SA1 - SA8. С помощью светодиодов осуществляется индикация сигналов, соответствующих логической «1».

Источник сигналов «Импульс одиночный» формирует одиночные импульсы с положительной и отрицательной полярностью. При нажатии на кнопку SB1 на выходе

генератора, находящемся в состоянии «0», вырабатывается сигнал логической «1», а при нажатии на кнопку SB2 - сигнал логического «0».

Источники регулируемого постоянного напряжения (0-5 В) осуществляют плавное регулирование напряжения в указанном диапазоне.

3. Задание

3.1 Экспериментальное исследование АЦП

а) Снять зависимость выходного напряжения АЦП (в цифровом коде) от напряжения на входе. Для этого собрать схему (рис. 32), подключив аналоговые входы к входам потенциометров RP1 и RP2. Соединить выходы тумблеров SA1 и SA2 со входами разрешения REF и выбора сигнала 0/1. Соединить выходы АЦП со светодиодами индикации.

Включить тумблер «Сеть». Регулируя и измеряя напряжение на входе, измерять напряжение на выходе в двоичном коде по свечению светодиодов. Результат заносить в табл. 22. Таблица 22

Напряжение на входе, В	Напряжение на выходе в двоичном коде	Напряжение на выходе в десятичной системе, В	Абсолютная погрешность

б) Повторить эксперимент для второго канала АЦП, сравнить результаты. Выключить тумблер «Сеть». Перевести двоичный код в десятичный. Определить диапазон входных напряжений и разрешающую способность АЦП. Определить погрешности. Оценить соответствуют ли погрешности паспортным данным. Определить, исправен ли АЦП;

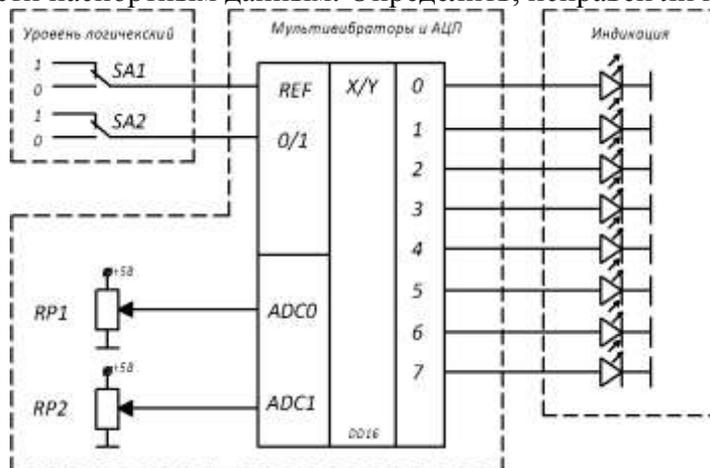


Рис.32. Схема соединений для исследования АЦП

4. Содержание отчета

Отчет должен содержать следующие пункты:

- 1) наименование и цель работы;
- 2) принципиальные электрические схемы для выполненных экспериментов;
- 3) результаты экспериментальных исследований, помещенные соответствующие таблицы;
- 4) выводы по работе.

5. Контрольные вопросы

1. Перечислите назначения и области применения АЦП.
2. Дайте классификацию АЦП.
3. Перечислите требования, предъявляемые к АЦП.
4. От чего возникают погрешности в АЦП?
5. Поясните принцип действия АЦП последовательного приближения.
6. Поясните смысл абсолютной погрешности
7. От чего зависит величина абсолютной погрешности?

Критерии оценки:

Оценка «отлично» ставится, если эксперимент проведён, обработаны результаты, выполнены все задания, работа оформлена в соответствии с требованиями.

Оценка «хорошо» ставится, если были допущены ошибки при проведении эксперимента, обработке результатов или при оформлении отчёта.

Оценка «удовлетворительно» ставится, если эксперимент проведён, приведено неполное выполнение заданий.

Оценка «неудовлетворительно» ставится, если эксперимент не проводился, задание не выполнено.